

決裁 APPROVED BY	Jan 11, 2022 板垣 T. Hagiwara
検認 CHECKED BY	Jan 11, 2022 織田 T. Oda
担当 ISSUED BY	Jan 11, 2022 大塚 A. Ohsaka
制定/ISSUED ON	Dec 21, 2020

アナログフロントエンド IC
Analog front end IC

本 IC はセンサから出力されたアナログ信号をデジタル信号に変換、デジタル信号処理を行い、後段マイコンなどのホストへデジタル通信で出力するアナログフロントエンド IC です。

This IC is an Analog Front-End IC which changes an analog signal output from a sensor to a digital signal, processes the digital signal, and outputs it to a host such as a microcomputer in the subsequent stage through digital communication.

- ・ 広いダイナミックレンジを持つ 24bit Δ ΣADC を搭載
24bit Δ ΣADC with a wide dynamic range is mounted
- ・ 容量型センサ、抵抗ブリッジ型、ダイオード型センサの接続が可能
For Capacitance sensor, Resistance Bridge, Diode type sensor
- ・ センサの補正に必要な係数を IC 内蔵の不揮発性メモリに格納
Non-volatile memory for corrective coefficient of sensor
- ・ 通信インターフェースは I2C Fast Mode(max. 400kbps)
I2C Fast Mode (400kbps)
- ・ 電源電圧 2.2~5.5V の広い範囲で動作可能
Analog power supply: 2.2V to 5.5V
- ・ 温度センサ内蔵、外部センサの温度特性の補正に使用可能
Internal temperature sensor
- ・ ユーザーに最適な実効分解能またはデータ出力レートを選択可能
Effective resolution or data-output-rate is selectable to suit users
- ・ オシレータ内蔵、外付け発振回路不要
Equipped with a built-in oscillator

- ・ ベアチップ / Bare chip

 $\triangle 2$

• NOTES – Ver. 004

取り扱い上の注意 / ATTENTION

追加 付帶事項 / ADDITIONAL NOTES

• ADD NOTES – WAFER/WB – Ver. 001

- ・ #59-7498 ウエハ梱包 / Wafer packing

輸出規制品 / EXPORT CONTROL	NO		開発区分 / DEVELOPMENT CLASS			2
			得意先コード / USER CODE			
			機種コード / MODEL CODE		0BN9	
RoHS	対応済み (Compliance)	G	記号 SYMBOL	部門コード DIVISION CODE	タイプコード/ TYPE CODE	91
					管理コード/MANAGEMENT CODE	1
ハロゲン / HALOGEN	ハロゲンフリー / Halogen-free		R 59		CJ78 	

目次 / CONTENTS

1. 機能 / FUNCTION.....	1
1-1. 概要 / DESCRIPTION	1
1-2. 特長 / FEATURES.....	1
2. パッケージ / PACKAGE	1
3. 付帯資料 / ACCOMPANYING MATERIAL.....	1
3-1. 付帯事項 / NOTES	1
3-2. 梱包仕様 / PACKING SPESIFICATIONS.....	1
4. ブロック図 / BLOCK DIAGRAM	4
5. パッド配置 / PAD CONFIGURATION	5
6. 端子説明 / TERMINAL EXPLANATIONS.....	6
6-1. 各端子の機能 / Function of the pins	6
6-2. 各ピンの等価回路図 / Equivalent circuit of the pins	7
7. 絶対最大定格 / ABSOLUTE MAXIMUM RATINGS.....	11
8. 推奨動作範囲 / RECOMMENDED OPERATING CONDITIONS	11
8-1. センサ入力部 / Sensor input block	12
9. 電気的特性 / ELECTRICAL CHARACTERISTICS.....	13
9-1. 消費電流 / Current consumption	13
9-2. デジタル I/O / Digital I/O	13
9-3. 出力電圧 / Output voltage	13
9-4. CV 変換回路 / Capacitance to voltage converter	14
9-5. 抵抗ブリッジセンサ / Resistance Bridge sensor	15
9-6. 温度センサ / Temperature sensor	15
9-7. 外部容量センサ駆動回路 / External capacitive sensor drive circuit.....	15
9-8. 外部ヒーター駆動回路 / External heater drive circuit	15
9-9. AD 変換 / AD convert.....	16
9-10. AD 変換時間(TYP 値) / Conversion time (typical).....	17
10. 動作説明 / DESCRIPTION OF OPERATION	18
10-1. 動作モード / Operating mode.....	18
10-2. Normal Mode	18
10-3. Sequential Mode	19
10-4. 補正演算 / Correction operation	20
10-5. 温度、物理量取得 / Acquisition of temperature and physical value	23
11. シリアルインターフェース / SERIAL INTERFACE	24
11-1. 通信速度 / Communication speed	24
11-2. I2C command format.....	24
11-3. I2C AC 特性 / I2C AC characteristics.....	27
12. 状態 / STATE	28
12-1. 状態定義 / State definition	28
12-2. 状態遷移 / State transition.....	28
12-3. ハードウェアリセット / Hard-ware reset	29
13. レジスタ / REGISTER.....	30
13-1. レジスタアドレスマップ一覧 / Register address map.....	30
13-2. レジスタアドレスマップ詳細 / Details of register address map	32
14. NVM (Non-volatile memory)	45
14-1. NVM アドレスマップ / NVM Address map	45
15. 使用例 / EXAMPLE OF USE.....	47
15-1. 応用回路@容量型センサ / TYPICAL APPLICATION CIRCUIT @ CAPACITANCE SENSOR.....	47
15-2. 応用回路@抵抗ブリッジセンサ / TYPICAL APPLICATION CIRCUIT @ Resistance bridge sensor	48

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

来歴 HISTORY

日付 DATE	来歴 HISTORY		変更内容 CHANGED CONTENT	担当 CHARGE
Nov 30,2020	Rev.	0	新規作成 New making	Otsuka
Dec 21,2020	Rev.	1	制定 Issued	Otsuka
			13-1. Addr.=2Ch~2Fh の初期値変更 13-1. Changed initial value of Addr.=2Ch~2Fh	
			13-2-7. Addr.=2Ch~2Fh の初期値変更 13-2-7. Changed initial value of Addr.=2Ch~2Fh	
			13-2-7. Addr.=2Ch~2Fh の説明追加 13-2-7. Added explanation of Addr.=2Ch~2Fh	
Jan 11,2022	Rev.	2	3-1. 付帯事項を変更 3-1. Changed NOTES	Otsuka
			10-3. Fig. 10.2 を変更 10-3. Changed Fig. 10.2	
			11-2. Fig. 11.3 を変更 11-2. Changed Fig. 11.3	
			12-2. BootLoad に関する説明変更 12-2. Changed explanation of BootLoad	
			13-2-4. レジスタを設定する状態に関する説明追加 13-2-4. Added explanation of status to set register	
			13-2-4. IIR_COEF に関する説明追加 13-2-4. Added explanation of IIR_COEF	
			13-2-5. MODE - BootLoad に関する説明追加 13-2-5. Added explanation of MODE - BooLoad	
			13-2-12. レジスタを設定する状態に関する説明追加 13-2-12. Added explanation of status to set register	
			13-2-16. データに関する説明変更 (3bit→8bit) 13-2-16. Changed explanation of Data (3bit→8bit)	

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

4. ブロック図 / BLOCK DIAGRAM

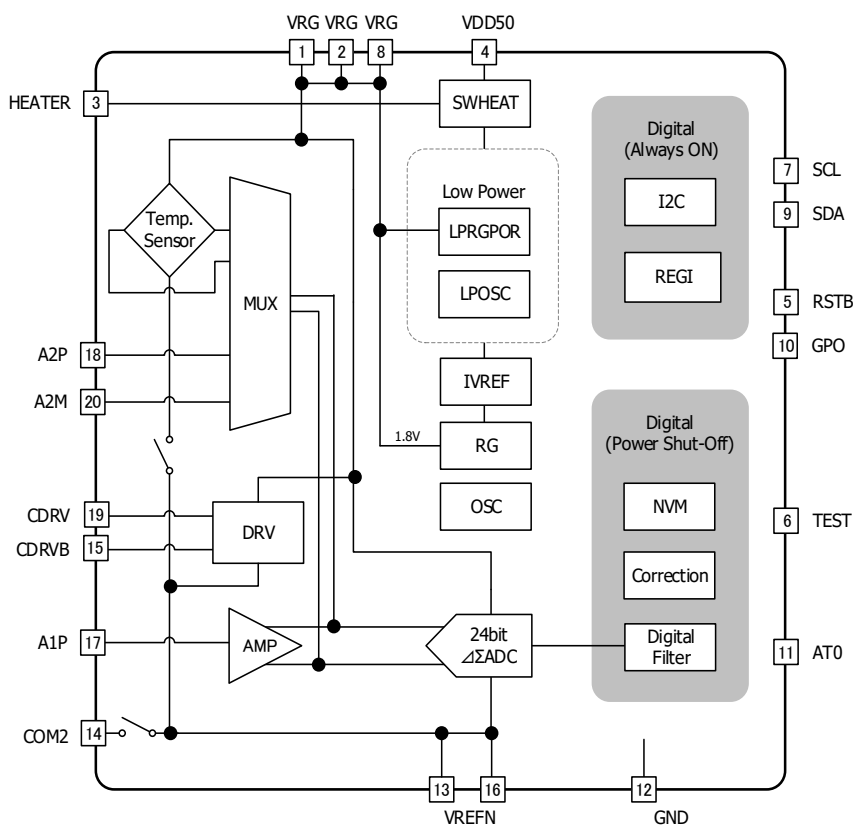


Fig. 4.1 BLOCK DIAGRAM

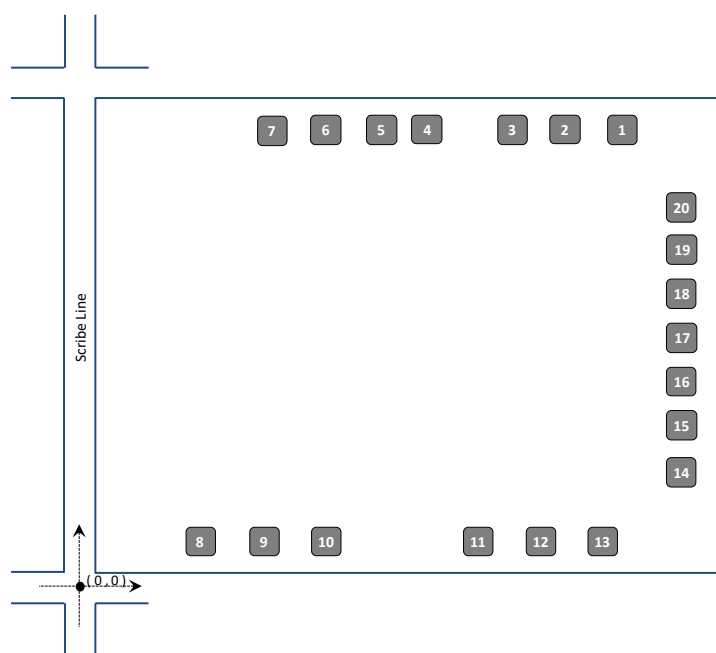
SWHEAT: Switch for External Heater
 LPRGPOR: Low power Regulator and power on reset
 LPOSC: Low power OSC
 IVREF: Current & voltage reference
 RG: Regulator
 DRV: Driver of external capacitance for CV AMP
 REGI: Register

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

5. パッド配置 / PAD CONFIGURATION



Chip size : 1690 × 1280um
 Pad size : 78 × 78um
 Wafer size : 8 inch
 Wafer thickness : 304.8 um
 (12 mil)
 Scribe width : 80 um
 Chip Quantity : 13175 pcs

Fig. 5.1 パッド配置図 / Pad Configuration

Table 5.1 パッド配置 / Pad layout

UNIT : um

PAD No.	Pad name	X	Y
1	VRG	1390	1162
2	VRG	1250	1162
3	HEATER	1110	1162
4	VDD50	890	1162
5	RSTB	770	1162
6	TEST	630	1162
7	SCL	490	1162
8	VRG	310	118
9	SDA	470	118
10	GPO	630	118
11	AT0	1020	118
12	GND	1180	118
13	VREFN	1340	118
14	COM2	1550	310
15	CDRVB	1550	420
16	VREFN	1550	530
17	A1P	1550	640
18	A2P	1550	750
19	CDRV	1550	860
20	A2M	1550	970

※Scribe Line が交差した中心をパッド位置の原点としています (原点は、Fig. 5.1 に記載)

The origin of pad position is the point where
Scribe Lines intersect (the origin described in Fig. 5.1).

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

6. 端子説明 / TERMINAL EXPLANATIONS

6-1. 各端子の機能 / Function of the pins

Table 6.1 Pin table

No.	Name	TYPE	FUNCTION
1	VRG	I/O	内蔵 1.8Vレギュレータ出力 / Internal regulator output 外部に C=0.1uF の接続が必要 Need external 0.1uF capacitor
2	VRG	I/O	内蔵 1.8Vレギュレータ出力 / Internal regulator output 外部に C=0.1uF の接続が必要 Need external 0.1uF capacitor No.1 と IC 内部でショート Short circuit with Pin No. 1 in the IC ワイヤボンディングは 1 端子でよい The number of pins needing wire bonding is at least one.
3	HEATER	O	ヒーター用の電流出力 / Current output for Heater
4	VDD50	-	5V 系電源 外部に C=1.0uF の接続が必要 Power supply. Need external 1.0uF capacitor
5	RSTB	I	負論理リセット信号 / Negative logic reset
6	TEST	I	TEST 用 / For TEST
7	SCL	I/O	I2C 通信用 シリアルクロック / Serial clock for I2C
8	VRG	I/O	内蔵 1.8Vレギュレータ出力 / Internal regulator output 外部に C=0.1uF の接続が必要 Need external 0.1uF capacitor No.1 と IC 内部でショート Short circuit with Pin No. 1 in the IC ワイヤボンディングは 1 端子でよい The number of pins needing wire bonding is at least one.
9	SDA	I/O	I2C 通信用 シリアルデータ / Serial data for I2C
10	GPO	I/O	デジタル汎用出力ポート / General purpose output port
11	AT0	O	TEST 用 / For TEST
12	GND	-	グラウンド / Ground
13	VREFN	I	リファレンス電圧(マイナス) / Reference Voltage (minus) GND と同一電圧を入力して下さい Connect with GND
14	COM2	O	外部センサ(電圧出力型)接地制御用端子:CH2 Controlling bridge sensor ground
15	CDRVB	O	外部センサ(容量型)駆動電極マイナス:CH1 Capacitance sensor drive minus
16	VREFN	I	リファレンス電圧(マイナス) / Reference Voltage (minus) GND と同一電圧を入力して下さい Connect with GND No.13 と IC 内部でショート Short circuit with Pin No. 13 in the IC ワイヤボンディングは 1 端子でよい The number of pins needing wire bonding is at least one.
17	A1P	I	外部センサ(容量型)上部電極:CH1 Capacitance sensor input
18	A2P	I	外部センサ(電圧出力型)プラス入力:CH2 Resistance bridge sensor input plus
19	CDRV	O	外部センサ(容量型)駆動電極プラス:CH1 Capacitance sensor drive plus
20	A2M	I	外部センサ(電圧出力型)マイナス入力:CH2 Resistance bridge sensor input minus

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

6-2. 各ピンの等価回路図 / Equivalent circuit of the pins

Table 6.2 Equivalent circuit of the pins (1/4)

Pin name	Type	Equivalent circuit
VRG	I/O	
HEATER	O	
VDD50	-	

MM3829A30XD

Table 6.3 Equivalent circuit of the pins (2/4)

Pin name	Type	Equivalent circuit
RSTB	I	
TEST	I	
GPO	I/O	
SCL SDA	I/O	

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

Table 6.4 Equivalent circuit of the pins (3/4)

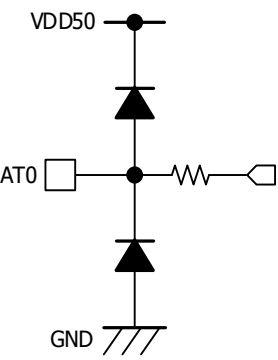
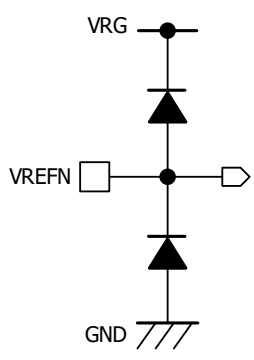
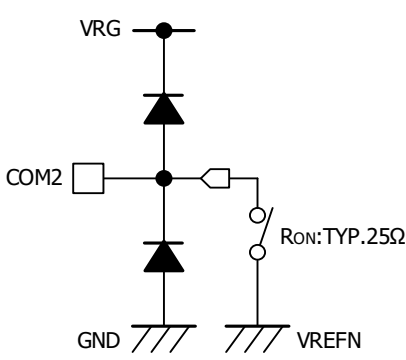
Pin name	Type	Equivalent circuit
AT0	O	
GND	-	
VREFN	I	
COM2	O	

Table 6.5 Equivalent circuit of the pins (4/4)

Pin name	Type	Equivalent circuit
A1P	I	
A2P A2M	I	
CDRV CDRVB	O	

MM3829A30XD

7. 絶対最大定格 / ABSOLUTE MAXIMUM RATINGS

(特記なき場合 / Unless otherwise specified, Ta=25°C)

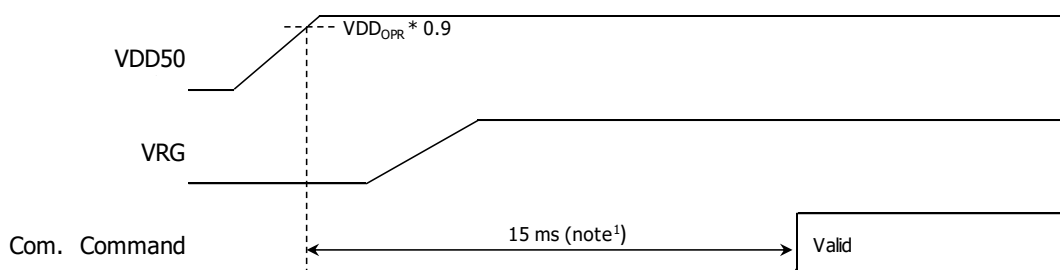
項目 ITEM	記号 SYMBOL	最小 MIN.	最大 MAX.	単位 UNIT
保存温度範囲 Storage temperature range	T _{STG}	-40	125	°C
電源電圧 Power supply voltage	VDD50 _{MAX}	-0.3	6.0	V
内部電源電圧 Input voltage for VRG	VRG _{MAX}	-0.3	VDD50+0.3 (max 2.0)	V
デジタル端子電圧 Digital terminal voltage	VDIG _{MAX}	-0.3	VDD50+0.3 (max 6.0)	V
アナログ端子電圧 Analog terminal voltage	VANA _{MAX}	-0.3	VRG+0.3 (max 2.0)	V

8. 推奨動作範囲 / RECOMMENDED OPERATING CONDITIONS

(特記なき場合 / Unless otherwise specified, Ta=25°C)

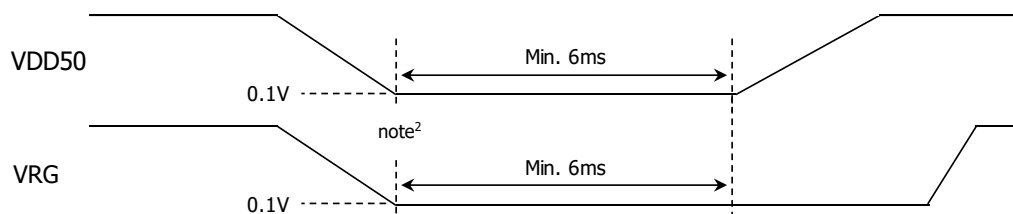
項目 ITEM	記号 SYMBOL	最小 MIN.	最大 MAX.	単位 UNIT
動作温度範囲 Operating temperature range	T _{OPR}	-40	105	°C
電源電圧 Power supply voltage	VDD50 _{OPR}	2.2	5.5	V

・電源投入シーケンス / Power on sequence



note¹ : 通信開始は、VDD50 が起動後、15ms 以上空けて下さい。
To start communication, wait at least 15 ms after VDD50 starts up.

・電源遮断、再投入シーケンス / Power-on sequence after power off



note² : VDD50 と VRG の少なくともどちらか一方が 0.1V となった時点を開始して下さい。
Start counting "6 ms" when VDD50, VRG, or both become 0.1 V.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

8-1. センサ入力部 / Sensor input block

8-1-1. チャンネル 1 / Channel 1

※設計保証項目 / Design assurance items

(特記なき場合/ unless otherwise specified, Ta=25°C, VDD50=3.3V)

項目 Parameter	記号 Symbol	条件 Conditions	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
入力センサ容量値 Input Capacitance value	C_S		2.6	5	6.4	pF
フルスケール Full scale	C_{FULL}		0.35	-	0.8	pF
外部オフセット容量値 External offset capacitance	C_{EXO}		1	5	6	pF
入力センサ容量値 - 外部オフセット容量値 $C_S - C_{EXO}$	C_{DSO}		-3	-	3	pF

本 IC に接続可能な容量センサのイメージ図を以下に示します。容量センサは物理量をセンシングする容量 (C_S) とオフセット容量 (C_{EXO}) を直列に接続し、その中間ノードを出力とする構造です。接続されたセンサの容量値は、本 IC 搭載の CV 変換回路によって、電圧に変換されます。

The image of capacitance sensor connectable with this IC is shown below. The capacitance sensor has a structure in which the capacitance (C_S) sensing the physical quantity and the offset capacitance (C_{EXO}) are connected in series and the intermediate node is the output node. The capacitance value of the connected sensor is converted to a voltage by the CV conversion circuit mounted on this IC.

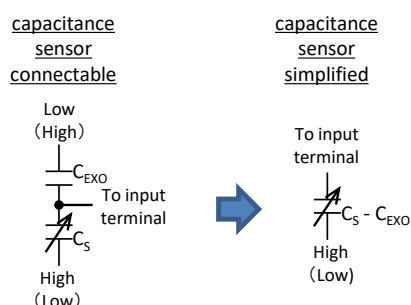
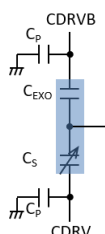


Fig. 8.1 容量センサイメージ図 / The image of capacitance sensor

また、CDRV、CDRVB 端子に接続可能な容量値 (C_P) は、下式を満足する値として下さい。

Also, the capacitance value (C_P) that can be connected to CDRV and CDRV B terminals should satisfy the following formulas.



$$C_S + C_P \leq 12\text{pF}$$

且つ/ and

$$C_{EXO} + C_P \leq 12\text{pF}$$

C_S = センサ容量値 / Sensor capacitance value
 C_{EXO} = 外部オフセット容量値 / External offset capacitance value
 C_P = 対グランド容量値 / Ground capacitance value

Fig. 8.2 CDRV、CDRV B 端子に接続可能な容量 / Capacitance connectable to CDRV and CDRV B terminals

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

8-1-2. チャンネル 2 / Channel 2

(特記なき場合/ unless otherwise specified)

項目 Parameter	記号 Symbol	条件 Conditions	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
差動フルスケール範囲 Differential full scale range	VID _{FSR}		-VRG	-	VRG	V

9. 電気的特性 / ELECTRICAL CHARACTERISTICS

9-1. 消費電流 / Current consumption

(特記なき場合/ unless otherwise specified , Ta=25°C, VDD50=3.3V@Typ.)

項目 Parameter	記号 Symbol	条件 Conditions	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
スリープ時消費電流 Current at Sleep	I _{DDSL}	スリープ時 at Sleep	-	0.85	1.6	uA
スタンバイ時消費電流 Current at Standby	I _{DDSB}	スタンバイ時 at Standby	-	0.95	1.8	uA
動作時消費電流 Current at Active	I _{DDADIT}	内蔵温度センサ AD 変換 AD conversion of internal temperature sensor	-	900	1200	uA
	I _{DDADET}	外付抵抗センサ AD 変換 AD conversion of external Resistance Bridge sensor	-	920	1200	
	I _{DDH1}	容量センサ AD 変換 AD conversion of external Capacitance sensor	-	1700	2150	

9-2. デジタル I/O / Digital I/O

(特記なき場合/ unless otherwise specified, Ta=25°C)

項目 Parameter	記号 Symbol	条件 Conditions	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
H レベル入力電圧 High level input voltage	V _{IH}	RSTB, TEST, SCL, SDA	0.7 × VDD50	-	VDD50 + 0.3	V
L レベル入力電圧 Low level input voltage	V _{IL}	RSTB, TEST, SCL, SDA	-0.3	-	0.3 × VDD50	V
出力電圧 H レベル Output voltage high-level	V _{OH}	GPO I _{OH} =-3mA	0.8 × VDD50	-	-	V
出力電圧 L レベル Output voltage low-level	V _{OL}	SCL, SDA, GPO I _{OL} =3mA	-	-	0.4	V

9-3. 出力電圧 / Output voltage

(特記なき場合/ unless otherwise specified, Ta=25°C)

項目 Parameter	記号 Symbol	条件 Conditions	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
スリープ時 VRG 端子電圧 VRG voltage at Sleep	V _{RGSL}	スリープ時、スタンバイ時 at Sleep, at Standby	1.71	1.8	1.89	V
動作時 VRG 端子電圧 VRG voltage at Active	V _{RGACT}	動作時 at Active	1.71	1.8	1.89	V

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

9-4. CV 変換回路 / Capacitance to voltage converter

(特記なき場合/ unless otherwise specified, Ta=25°C, VDD50=3.3V)

項目 Parameter	記号 Symbol	条件 Conditions	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
内部オフセット容量値 Internal offset capacitance	C _{INO}	設計値 Design value	-6.75	0	6.75	pF
オフセット調整ステップ Offset voltage compensation step	C _{STEP}	設計値 Design value	-	0.25	-	pF
CV 変換利得 Capacitance to voltage gain	G _{CV}	設計値 Design value	0.56	0.72	0.94	V/pF

CV 変換回路出力電圧・V_{OUT} は下式の通りです。CV conversion circuit output voltage (V_{OUT}) is expressed as follows.

$$V_{OUT} = V_{OUTP} - V_{OUTM} = 2 * \frac{(C_S - C_{EXO}) + C_{INO}}{C_{INR}} * (VRG - VREFN)$$

但し、V_{OUTP} = CV 変換回路プラス出力電圧

CV conversion circuit plus output voltage

V_{OUTM} = CV 変換回路マイナス出力電圧

CV conversion circuit minus output voltage

C_S = センサ容量値、C_{EXO} = 外部オフセット容量値

Sensor capacitance value

External offset capacitance value

C_{INO} = 内部オフセット容量値 (C_S-C_{EXO}@50%RH,25°Cと同等の値)

Internal offset capacitance value

C_{INR} = 内部リファレンス容量値 (5pF@typ)

Internal reference capacitance value (5pF@typ)

VRG = VRG 端子電圧 / Terminal voltage、VREFN = VREFN 入力電圧 / Input Voltage

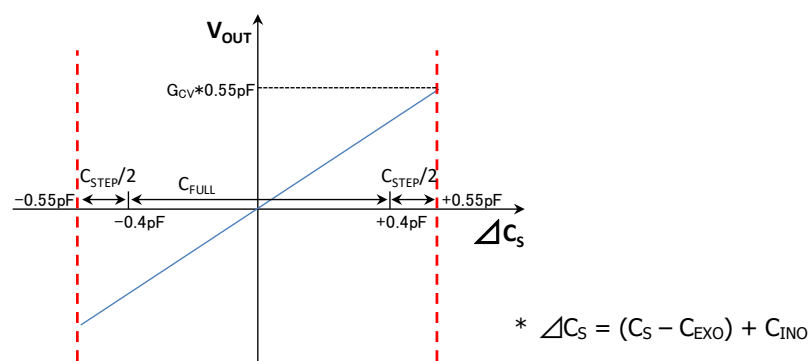


Fig. 9.1 CV 変換特性図/CV conversion characteristics

また、CV 変換回路出力電圧の式より、CV 変換利得・G_{CV} は下式の通りです。CV conversion gain (G_{CV}) is expressed as follows from the formula of CV conversion circuit output voltage.

$$G_{CV} = \frac{2 * (VRG - VREFN)}{C_{INR}}$$

但し、C_{INR} = 内部リファレンス容量値

Internal reference capacitance value

VRG = VRG 端子電圧 / VRG Terminal voltage

VREFN = VREFN 入力電圧 / VREFN Input voltage

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

9-5. 抵抗ブリッジセンサ / Resistance Bridge sensor

※設計保証項目 / Design assurance items

(特記なき場合/ unless otherwise specified)

項目 Parameter	記号 Symbol	条件 Conditions	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
ブリッジ抵抗 Bridge resistance	R _{BRI}	Ta = -40 to +105°C		30		kΩ

9-6. 温度センサ / Temperature sensor

※設計保証項目 / Design assurance items

(特記なき場合/ unless otherwise specified, VDD50=3.3V)

項目 Parameter	記号 Symbol	条件 Conditions	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
温度絶対精度 Temperature absolute accuracy	T _{AA}	Ta = -40 to +105°C	-2	-	2	°C
温度感度 Temperature sensitivity	T _{Sens}	Ta = -40 to +105°C	1.70	-	2.77	mV/ °C/V

9-7. 外部容量センサ駆動回路 / External capacitive sensor drive circuit

(特記なき場合/ unless otherwise specified, VDD50= 3.3V)

項目 Parameter	記号 Symbol	条件 Conditions	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
出力抵抗 Output Resistance	R _{CDRV}	CDRV, CDRVB	-	-	1500	Ω

9-8. 外部ヒーター駆動回路 / External heater drive circuit

(特記なき場合/ unless otherwise specified, Ta=25°C, VDD50= 3.3V)

項目 Parameter	記号 Symbol	条件 Conditions	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
出力抵抗 Output Resistance	R _{SWHT}	R _{EXHT} =320Ω	-	20	40	Ω
短絡検出電圧比 Short circuit detection voltage ratio	Ratio	HEATER 使用時 When using a heater	-	36	60	%

短絡検出電圧比・Ratio は、短絡検出機能が有効となる HEATER 端子電圧と、VDD50 電圧との比を表します。

算出方法は、下式の通りです。

Short circuit detection voltage ratio (Ratio) is the ratio of the HEATER terminal voltage at which the short circuit detection function is valid to the VDD50 voltage.

The ratio is expressed as follows.

$$\text{Ratio} = \frac{V_{\text{SHORT}}}{V_{\text{DD50}}} \times 100$$

但し、V_{SHORT} = HEATER 端子電圧 / HEATER terminal voltage
VDD50 = VDD50 電圧 / VDD50 Voltage

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

9-9. AD 変換 / AD convert

※設計保証項目 / Design assurance items

(特記なき場合/ unless otherwise specified, Ta=25°C, VDD50=3.3V, Average=1, IIR_FILT=OFF)

項目 Parameter	記号 Symbol	条件 Conditions	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
入力換算雑音 Input conversion noise voltage @N _{ave} =1	V _{noise1}	OSR = 256	-	17.61	30.88	uVrms
	V _{noise2}	OSR = 512	-	7.47	11.29	
	V _{noise3}	OSR = 1024	-	4.71	7.25	
	V _{noise4}	OSR = 2048	-	3.19	5.09	
積分非直線性 Integral non-linearity	INL	Ta = +25°C Common mode voltage = VRG/2	-30	-	30	ppm
		Ta = -40 ~ +105°C Common mode voltage = VRG/2	-150	-	150	ppm

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

9-10. AD 変換時間 (TYP 値) / Conversion time (typical)

※設計保証項目 / Design assurance items

(特記なき場合 / unless otherwise specified, Ta=25°C, VDD50=3.3V)

単位/Unit : ms

項目 Item	記号 Symbol	条件 Conditions	OSR			
			256	512	1024	2048
AD 変換時間 AD conversion time (Normal Mode)	T _{nmconv1}	AVG[2:0]=000b(N _{AVE} =1)	1.18	2.35	4.70	9.38
	T _{nmconv2}	AVG[2:0]=001b(N _{AVE} =2)	1.57	3.14	6.26	12.51
	T _{nmconv3}	AVG[2:0]=010b(N _{AVE} =3)	1.96	3.92	7.82	15.64
	T _{nmconv4}	AVG[2:0]=011b(N _{AVE} =4)	2.35	4.70	9.39	18.76
	T _{nmconv5}	AVG[2:0]=100b(N _{AVE} =5)	2.75	5.48	10.95	21.89
	T _{nmconv6}	AVG[2:0]=101b(N _{AVE} =6)	3.14	6.26	12.51	25.01
	T _{nmconv7}	AVG[2:0]=110b(N _{AVE} =7)	3.53	7.04	14.07	28.14
	T _{nmconv8}	AVG[2:0]=111b(N _{AVE} =8)	3.92	7.82	15.64	31.26

※設計保証項目 / Design assurance items

(特記なき場合 / unless otherwise specified, Ta=25°C, VDD50=3.3V)

単位 / Unit : ms

項目 Item	記号 Symbol	条件 Conditions	OSR			
			256	512	1024	2048
AD 変換時間 AD conversion time (Sequential Mode)	T _{smconv1}	AVG[2:0]=000b(N _{AVE} =1)	0.39	0.78	1.56	3.13
	T _{smconv2}	AVG[2:0]=001b(N _{AVE} =2)	0.78	1.56	3.13	6.25
	T _{smconv3}	AVG[2:0]=010b(N _{AVE} =3)	1.17	2.34	4.69	9.38
	T _{smconv4}	AVG[2:0]=011b(N _{AVE} =4)	1.56	3.13	6.25	12.50
	T _{smconv5}	AVG[2:0]=100b(N _{AVE} =5)	1.95	3.91	7.81	15.63
	T _{smconv6}	AVG[2:0]=101b(N _{AVE} =6)	2.34	4.69	9.38	18.75
	T _{smconv7}	AVG[2:0]=110b(N _{AVE} =7)	2.73	5.47	10.94	21.88
	T _{smconv8}	AVG[2:0]=111b(N _{AVE} =8)	3.13	6.25	12.50	25.00

Sequential Mode コマンド実行後、最初のデータを取得するまでは、Normal Mode の変換時間がかかります。その後、連続変換中は上表数値の変換時間となります。

After executing Sequential Mode command, the conversion time required to obtain the first data is the same as that in Normal Mode. The conversion time in Sequential Mode is as shown in the above table.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

AD 変換と同期してデータを取得する場合に、本信号の変化タイミングでデータ取得コマンドを実行して下さい。
To acquire data in synchronization with AD conversion completion flag, data acquisition command should be executed when this signal changes.

Normal Mode では I2C 通信と IC 内データ転送タイミングが衝突した場合、DRDY 出力タイミングが遅延します。
In Normal Mode, DRDY output timing is delayed if data is transferred in the IC during I2C communication.

10-3. Sequential Mode

本動作モードは、設定した 1 種のセンサに対し、連続で測定を行います。
In this mode, the IC performs continuous measurement for 1 sensor.

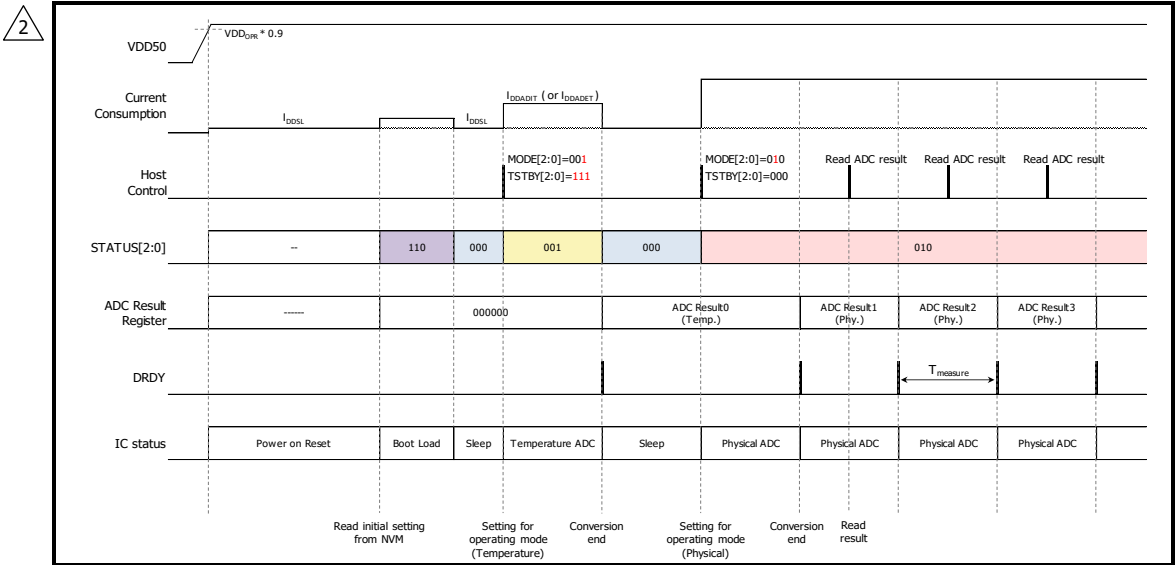


Fig. 10.2 Sequential Mode timing

Sequential Mode では DRDY 出力タイミングに関し、次の点で Normal Mode と異なります。
Regarding DRDY output timing, Sequential Mode is different from Normal Mode in the following respect:

I2C 通信と IC 内データ転送タイミングが衝突した場合、DRDY は通常通り出力し(遅延することはありません)、通信開始時に取得済みのデータを送信します。

If data is transferred in the IC during I2C communication, DRDY is normally output (without delay). The data that had been collected before communication start is sent.

10-4. 補正演算 / Correction operation

各動作モードを実行することにより、AD 変換毎に自動で補正演算が行われ、補正された AD 変換結果を取得することができます。

By executing each operating mode, correction is automatically calculated for each AD conversion, and the corrected AD conversion result can be retrieved.

10-4-1. 温度センサ / Temperature sensor

温度センサの補正演算式を示します。

The formula of correction calculation for temperature sensor is as below.

$$AD_{correct} = \left\{ \left(\frac{CC_INTSENS_T \times 2^8 \times AD_{raw}}{2^{24-2 \times BS_INTSENS_T}} + CC_INTSENS_S \times 2^8 \right) \times \frac{AD_{raw}}{2^{24-2 \times BS_INTSENS_S}} + CC_INTSENS_F \times 2^8 \right\} \\ \times \frac{AD_{raw}}{2^{24-2 \times BS_INTSENS_F}} + CC_INTSENS_Z \times 2^8$$

$AD_{correct}$: 温度センサ補正值 / Correction value of temperature sensor

AD_{raw} : 温度センサ出力電圧 AD 生データ / AD raw data of output voltage for temperature sensor

Symbol	Register Name	Contents	Bit	Register	NVM
CC_INTSENS_T	CC_INTSENS_T	温度センサ3次補正係数 3rd order correction coefficient	16	14h-15h	64h
CC_INTSENS_S	CC_INTSENS_S	温度センサ2次補正係数 2rd order correction coefficient	16	12h-13h	63h
CC_INTSENS_F	CC_INTSENS_F	温度センサ1次補正係数 1st order correction coefficient	16	10h-11h	62h
CC_INTSENS_Z	CC_INTSENS_Z	温度センサ0次補正係数 Zero order correction coefficient	16	0Eh-0Fh	61h
BS_INTSENS_T	BITSHIFT_INTSENS_T	ビットシフト量 / Bit shift	4	31h_B[7:4]	72h_B[7:4]
BS_INTSENS_S	BITSHIFT_INTSENS_S	ビットシフト量 / Bit shift	4	30h_B[3:0]	72h_B[11:8]
BS_INTSENS_F	BITSHIFT_INTSENS_F	ビットシフト量 / Bit shift	4	30h_B[7:4]	72h_B[15:12]

※ register 値は、2 の補数 / Register value is 2's complement.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

10-4-2. 物理センサ（容量型） / Physical sensor (Capacitive type)

容量型物理センサの補正演算式を示します。

The formula of correction calculation for a capacitive physical sensor is as below.

$$AD_{correct} = \left(\frac{phys_2ndsens \times AD_{raw}}{2^{24-2 \times BS_PHY_S}} + phys_1stsens \right) \times \frac{AD_{raw}}{2^{24-2 \times BS_PHY_F}} + phys_offset$$

但し、/ Where

$$phys_2ndsens = \left(\frac{CC_PHY_SS \times 2^8 \times AD_{temp}}{2^{24-2 \times BS_PHY_SS}} + CC_PHY_SF \times 2^8 \right) \times \frac{AD_{temp}}{2^{24-2 \times BS_PHY_SF}} + CC_PHY_SZ \times 2^8$$

$$phys_1stsens = \left(\frac{CC_PHY_FS \times 2^8 \times AD_{temp}}{2^{24-2 \times BS_PHY_FS}} + CC_PHY_FF \times 2^8 \right) \times \frac{AD_{temp}}{2^{24-2 \times BS_PHY_FF}} + CC_PHY_FZ \times 2^8$$

$$phys_offset = \left(\frac{CC_PHY_ZS \times 2^8 \times AD_{temp}}{2^{24-2 \times BS_PHY_ZS}} + CC_PHY_ZF \times 2^8 \right) \times \frac{AD_{temp}}{2^{24-2 \times BS_PHY_ZF}} + CC_PHY_ZZ \times 2^8$$

$AD_{correct}$: 物理センサ補正值 / Correction value of physical sensor

AD_{raw} : 物理センサ出力電圧 AD 生データ / AD raw data of output voltage for physical sensor

AD_{temp} : 24bit 補正温度値 / 24-bit correction temperature value

Symbol	Register Name	Contents	Bit	Register	NVM
CC_PHY_SS	CC_PHY_SS	phys_2ndsensの温度2次係数 2nd order coefficient for temperature	16	26h-27h	6Dh
CC_PHY_SF	CC_PHY_SF	phys_2ndsensの温度1次係数 1st order coefficient for temperature	16	24h-25h	6Ch
CC_PHY_SZ	CC_PHY_SZ	phys_2ndsensの温度0次係数 Zero order coefficient for temperature	16	22h-23h	6Bh
CC_PHY_FS	CC_PHY_FS	phys_1stsensの温度2次係数 2nd order coefficient for temperature	16	20h-21h	6Ah
CC_PHY_FF	CC_PHY_FF	phys_1stsensの温度1次係数 1st order coefficient for temperature	16	1Eh-1Fh	69h
CC_PHY_FZ	CC_PHY_FZ	phys_1stsensの温度0次係数 Zero order coefficient for temperature	16	1Ch-1Dh	68h
CC_PHY_ZS	CC_PHY_ZS	phys_offsetの温度2次係数 2nd order coefficient for temperature	16	1Ah-1Bh	67h
CC_PHY_ZF	CC_PHY_ZF	phys_offsetの温度1次係数 1st order coefficient for temperature	16	18h-19h	66h
CC_PHY_ZZ	CC_PHY_ZZ	phys_offsetの温度0次係数 Zero order coefficient for temperature	16	16h-17h	65h
BS_PHY_S	BITSHIFT_PHY_S	ビットシフト量 / Bit shift	4	35h_B[7:4]	74h_B[7:4]
BS_PHY_F	BITSHIFT_PHY_F	ビットシフト量 / Bit shift	4	33h_B[3:0]	73h_B[3:0]
BS_PHY_SS	BITSHIFT_PHY_SS	ビットシフト量 / Bit shift	4	34h_B[3:0]	74h_B[11:8]
BS_PHY_SF	BITSHIFT_PHY_SF	ビットシフト量 / Bit shift	4	34h_B[7:4]	74h_B[15:12]
BS_PHY_FS	BITSHIFT_PHY_FS	ビットシフト量 / Bit shift	4	33h_B[7:4]	73h_B[7:4]
BS_PHY_FF	BITSHIFT_PHY_FF	ビットシフト量 / Bit shift	4	32h_B[3:0]	73h_B[11:8]
BS_PHY_ZS	BITSHIFT_PHY_ZS	ビットシフト量 / Bit shift	4	32h_B[7:4]	73h_B[15:12]
BS_PHY_ZF	BITSHIFT_PHY_ZF	ビットシフト量 / Bit shift	4	31h_B[3:0]	72h_B[3:0]

※ register 値は、2 の補数 / Register value is 2's complement.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

10-4-3. 物理センサ（抵抗ブリッジ型） / Physical sensor (resistive bridge type)

抵抗型物理センサの補正演算式を示します。

The formula of correction calculation for a resistive physical sensor is as below.

$$AD_{correct} = \left\{ \left(\frac{phys_3rdsens \times AD_{raw}}{2^{24-2 \times BS_PHY_T}} + phys_2ndsens \right) \times \frac{AD_{raw}}{2^{24-2 \times BS_PHY_S}} + phys_1stsens \right\} \times \frac{AD_{raw}}{2^{24-2 \times BS_PHY_F}} + phys_offset$$

但し、/ Where

$$phys_3rdsens = \left(\frac{CC_PHY_TS \times 2^8 \times AD_{temp}}{2^{24-2 \times BS_PHY_TS}} + CC_PHY_TF \times 2^8 \right) \times \frac{AD_{temp}}{2^{24-2 \times BS_PHY_TF}} + CC_PHY_TZ \times 2^8$$

$$phys_2ndsens = \left(\frac{CC_PHY_SS \times 2^8 \times AD_{temp}}{2^{24-2 \times BS_PHY_SS}} + CC_PHY_SF \times 2^8 \right) \times \frac{AD_{temp}}{2^{24-2 \times BS_PHY_SF}} + CC_PHY_SZ \times 2^8$$

$$phys_1stsens = \left(\frac{CC_PHY_FS \times 2^8 \times AD_{temp}}{2^{24-2 \times BS_PHY_FS}} + CC_PHY_FF \times 2^8 \right) \times \frac{AD_{temp}}{2^{24-2 \times BS_PHY_FF}} + CC_PHY_FZ \times 2^8$$

$$phys_offset = \left(\frac{CC_PHY_ZS \times 2^8 \times AD_{temp}}{2^{24-2 \times BS_PHY_ZS}} + CC_PHY_ZF \times 2^8 \right) \times \frac{AD_{temp}}{2^{24-2 \times BS_PHY_ZF}} + CC_PHY_ZZ \times 2^8$$

$AD_{correct}$: 物理センサ補正值 / Correction value of physical sensor

AD_{raw} : 物理センサ出力電圧 AD 生データ / AD raw data of output voltage for physical sensor

AD_{temp} : 24bit 補正温度値 / 24bit correction temperature value

Symbol	Register Name	Contents	Bit	Register	NVM
CC_PHY_TS	CC_PHY_TS	phys_3rdsensの温度2次係数 2nd order coefficient for temperature	16	2Ch-2Dh	70h
CC_PHY_TF	CC_PHY_TF	phys_3rdsensの温度1次係数 1st order coefficient for temperature	16	2Ah-2Bh	6Fh
CC_PHY_TZ	CC_PHY_TZ	phys_3rdsensの温度0次係数 Zero order coefficient for temperature	16	28h-29h	6Eh
CC_PHY_SS	CC_PHY_SS	phys_2ndsensの温度2次係数 2nd order coefficient for temperature	16	26h-27h	6Dh
CC_PHY_SF	CC_PHY_SF	phys_2ndsensの温度1次係数 1st order coefficient for temperature	16	24h-25h	6Ch
CC_PHY_SZ	CC_PHY_SZ	phys_2ndsensの温度0次係数 Zero order coefficient for temperature	16	22h-23h	6Bh
CC_PHY_FS	CC_PHY_FS	phys_1stsensの温度2次係数 2nd order coefficient for temperature	16	20h-21h	6Ah
CC_PHY_FF	CC_PHY_FF	phys_1stsensの温度1次係数 1st order coefficient for temperature	16	1Eh-1Fh	69h
CC_PHY_FZ	CC_PHY_FZ	phys_1stsensの温度0次係数 Zero order coefficient for temperature	16	1Ch-1Dh	68h
CC_PHY_ZS	CC_PHY_ZS	phys_offsetの温度2次係数 2nd order coefficient for temperature	16	1Ah-1Bh	67h
CC_PHY_ZF	CC_PHY_ZF	phys_offsetの温度1次係数 1st order coefficient for temperature	16	18h-19h	66h
CC_PHY_ZZ	CC_PHY_ZZ	phys_offsetの温度0次係数 Zero order coefficient for temperature	16	16h-17h	65h
BS_PHY_T	BITSHIFT_PHY_T	ビットシフト量 / Bit shift	4	36h_B[3:0]	75h_B[11:8]
BS_PHY_S	BITSHIFT_PHY_S	ビットシフト量 / Bit shift	4	35h_B[7:4]	74h_B[7:4]
BS_PHY_F	BITSHIFT_PHY_F	ビットシフト量 / Bit shift	4	33h_B[3:0]	73h_B[3:0]
BS_PHY_TS	BITSHIFT_PHY_TS	ビットシフト量 / Bit shift	4	36h_B[7:4]	75h_B[15:12]
BS_PHY_TF	BITSHIFT_PHY_TF	ビットシフト量 / Bit shift	4	35h_B[3:0]	74h_B[3:0]
BS_PHY_SS	BITSHIFT_PHY_SS	ビットシフト量 / Bit shift	4	34h_B[3:0]	74h_B[11:8]
BS_PHY_SF	BITSHIFT_PHY_SF	ビットシフト量 / Bit shift	4	34h_B[7:4]	74h_B[15:12]
BS_PHY_FS	BITSHIFT_PHY_FS	ビットシフト量 / Bit shift	4	33h_B[7:4]	73h_B[7:4]
BS_PHY_FF	BITSHIFT_PHY_FF	ビットシフト量 / Bit shift	4	32h_B[3:0]	73h_B[11:8]
BS_PHY_ZS	BITSHIFT_PHY_ZS	ビットシフト量 / Bit shift	4	32h_B[7:4]	73h_B[15:12]
BS_PHY_ZF	BITSHIFT_PHY_ZF	ビットシフト量 / Bit shift	4	31h_B[3:0]	72h_B[3:0]

※ register 値は、2 の補数 / Register value is 2's complement.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

10-5. 温度、物理量取得 / Acquisition of temperature and physical value

各動作モードで取得する Result Register 値は、デフォルトでは補正後の値となっています。補正演算は、AD 変換毎に自動で行われるので、ユーザーは、以下に示す計算式を用いて温度、および物理量を取得することができます。但し、計算式は、補正係数、ビットシフト量の算出方法によって変化するので、以下に示す計算式はあくまで一例です。

The Result Register value acquired in each operating mode is the corrected value by default. Since the correction is automatically calculated every AD conversion, the user can acquire the temperature and the physical values using the following calculation formula. This formula is an example because it varies depending on the calculation method of the correction coefficient and bit shift amount.

$$\text{Temperature} = (\text{AD result value} - 2^{15}) / 2^{G_TSENS_Z} \quad (\text{AD result value is 16bit output})$$

$$\text{Capacitance} = (\text{AD result value} - 2^{15}) / 2^{G_PHYC_ZZ} \quad (\text{AD result value is 16bit output})$$

$$\text{Resistance} = (\text{AD result value} - 2^{23}) / 2^{G_PHYR_ZZ} \quad (\text{AD result value is 24bit output})$$

上式中の G_TSENS_Z、G_PHYC_ZZ、G_PHYR_ZZ は、ビットシフト量です。整数部分が桁溢れしない様に、センサ出力仕様から算出します。

G_TSENS_Z, G_PHYC_ZZ and G_PHYR_ZZ in the above formulas are the bit shift amount. They must be calculated based on the sensor output specification to avoid overflow of the integer part.

■計算例 / Example

You can calculate temperature (16-bit output) at AD result value (decimal) = 5000+2¹⁵,

G_TSENS_Z=7

(Temperature resolution = 1 / 2⁷ = 0.0078°C)

$$\begin{aligned} \text{Temperature (16-bit output)} &= (\text{AD result value} - 2^{15}) / 2^{G_TSENS_Z} \\ &= (5000 + 2^{15} - 2^{15}) / 2^7 \\ &= 5000 / 128 \\ &= 39.0625[^\circ\text{C}] \end{aligned}$$

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

11. シリアルインターフェース / SERIAL INTERFACE

シリアル通信インターフェースとして I2C の Fast mode($f_{\max} = 400\text{kHz}$)をサポートしています。
I2C Fast mode ($f_{\max} = 400\text{ kHz}$) is supported as a serial communication interface.

11-1. 通信速度 / Communication speed

(特記なき場合/ unless otherwise specified, $T_a=25^\circ\text{C}$)

項目 Item	記号 Symbol	条件 Condition	最小 Min.	標準 Typ.	最大 Max.	単位 Unit
I2C 通信速度 I2C communication speed	BR _{I2CFm}		-	-	400k	bps

11-2. I2C command format

I2C アドレスは先頭 7bit のスレーブアドレスと残り 1bit の R/W ビットの計 8bit です。MM3829 のスレーブアドレス (7bit)は NVM への書き込みでユーザーが任意に設定できます (デフォルト値は 100_1100)。ただし、I2C バス規格では 000_0xxx と 111_1xxx は予約アドレスとなりますので使用できません。※必ず I2C 規格をご確認頂き、内容をご了解頂いたうえでご使用願います。

I2C address is a total of 8 bits (the first 7 bits: slave address, the remaining 1 bit: R/W bit). Users can set the slave address (7 bits) of MM3609 optionally by writing to NVM (Default value is 100_1100). However, 000_0xxx and 111_1xxx cannot be used because they are reserved addresses.

* Make sure to confirm and understand I2C specification before using this product.

・ I2C basic command format

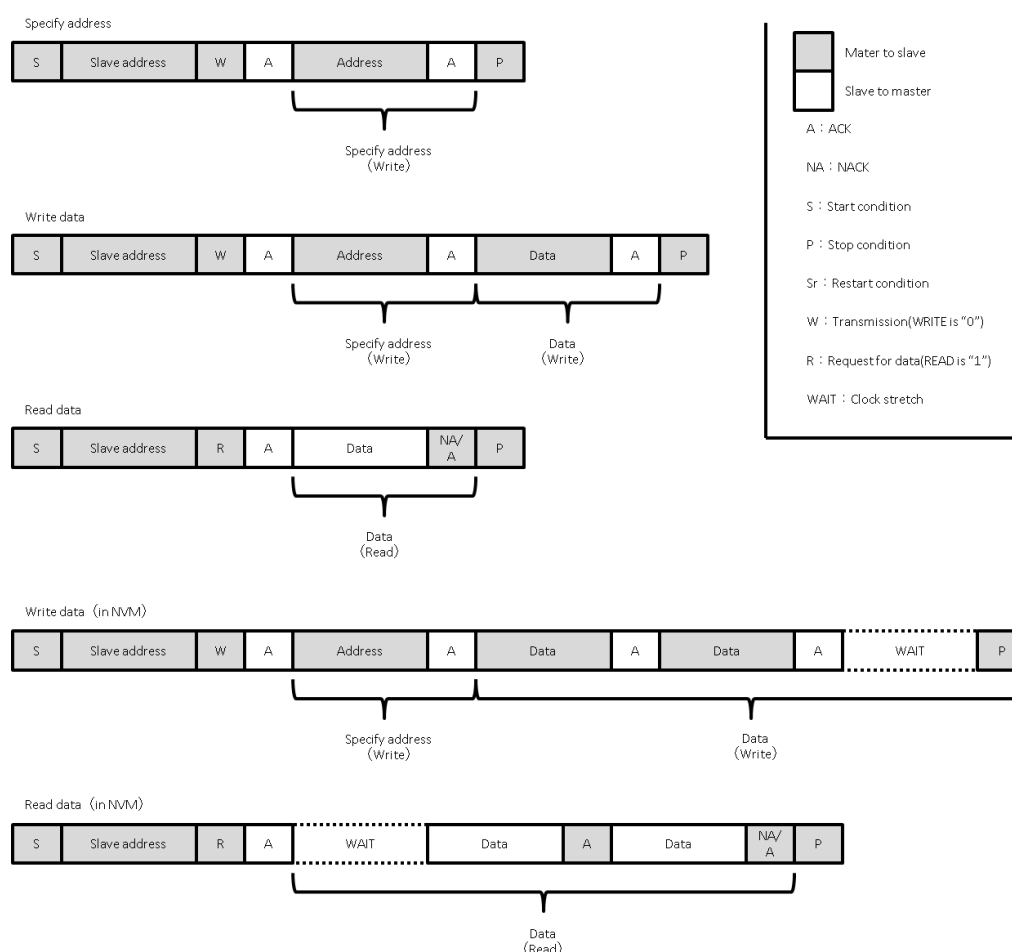


Fig. 11.1 I2C basic command format

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

- ・ リードオンリーレジスタの応答 / Read only register response

各レジスタ、NVM には、個別にアクセス制限が設定されています(13-1、14-1 参照)。リードオンリーレジスタの書き込みは、アドレス、データの書き込みのいずれも ACK 応答になりますが、リードオンリーレジスタである為、データの書き込みは行われません。

Each register and NVM has individual access restrictions(See 13-1 and 14-1). ACK is sent as a response to a request for writing of address and data to the read only register. However, no data is written.

- ・ アクセス制限時の読み出し応答(NACK 応答) / Response to read when access is restricted (NACK)

下記の場合は、アドレス応答時に NACK で応答しますが、アドレスそのものは有効となります。実際にリード/ライト可能かどうかは、アクセス制限によります。

In the cases below, NACK is sent as a response to address but the address is stored in the IC. Readability and writability depend on the access restriction.

- ・ アクセス制限によるアクセスできないレジスタの読み出し

Read of a register that is not accessible due to the access restriction

- ・ BootLoad 中と Active 中の NVM 読み出し(アクセスレベルによらない)

Read of NVM during BootLoad and Active (independent of access level)

- ・ マッピングされていない領域の読み出し

Read of the region that is not mapped

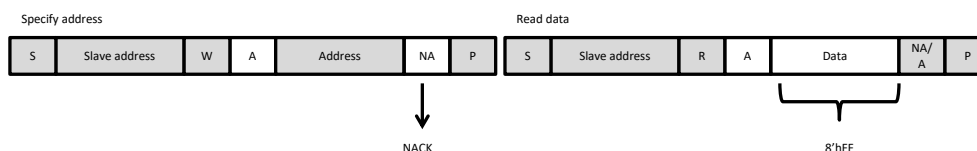


Fig. 11.2 アクセス制限時の読み出し応答 / Response to read when access is restricted

- ・ RESULT READ command format

RESULT READ は、アドレス指定無しでデータ読み出しを行うことで、ステータスとレジスタアドレス 8'h00 から 8'h08 に格納されている RES_STACK1、RES_STACK2、RES_STACK3 のデータを順番に転送します。但し、本コマンド直前のアドレス書き込み時の応答が、ACK で応答している必要があります(NACK で応答した場合、正しい AD 変換結果出力を取得できません)。

1 バイト毎の転送にマスターが ACK で応答することで次の 1 バイトのデータを転送します。NACK で応答した場合は以降のデータは 8'hFF を転送します。9 バイトを超えるデータを読み出した場合、10 バイト以降は 8'hFF となります。データ長はチャネル設定毎に設定され、AD 変換結果の 24 ビットの内先頭ビットから 16 ビットまたは 24 ビットです。ステータス付与設定、データ長設定は、レジスタアドレス 8'h3C にて設定します。

With RESULT READ command, MM3829 reads the data without address designation to transfer the status and the data of RES_STACK1, RES_STACK2, and RES_STACK3, which are stored in the register address 8'h00 to 8'h08, in sequence to the host. Note that ACK must be sent in response to the write of address immediately before the execution of this command (If NACK is sent, no correct AD conversion result is output.)

After the master receives 1-byte data and returns ACK, the next 1-byte data is sent to the master. If it returns NACK, the data sent subsequently will be 8'hFF. When the master reads more than 9 bytes of data, the data of 10th byte and after will be 8'hFF. The data length is set for each channel, and it is 16 or 24 bits from the top of the AD conversion result (24 bits). Status grant and data length are set in a register address 8'h3C.

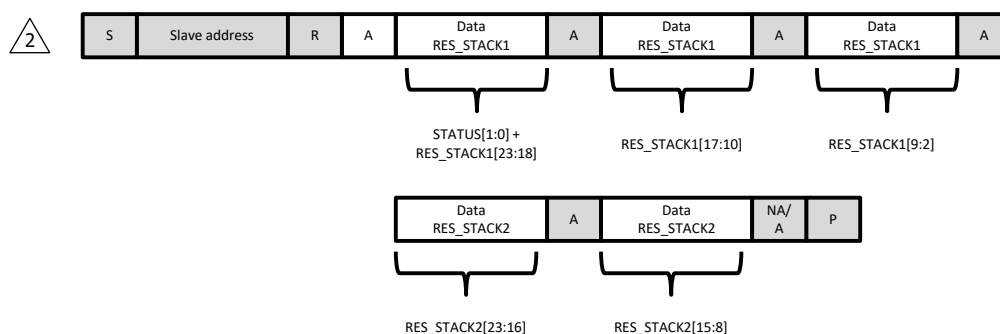


Fig. 11.3 RESULT READ command format with status

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

- READ command format

READ コマンドは、アドレス指定後にデータを読み出す事でデータを転送します。NVM 領域に対する読み出しの際は、読み出しデータの前にクロックストレッチが行われます。

With READ command, MM3829 transfers the data by reading it after address designation. To read the data from NVM region, it performs clock stretching before reading data.

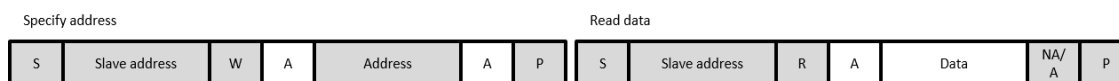


Fig. 11.4 READ command format

- WRITE command format

WRITE コマンドは、アドレス指定後に書き込みデータを送信することで値を書き込みます。NVM 領域への書き込みの際は、書き込みデータの ACK 応答後にクロックストレッチが行われます。

With WRITE command, MM3829 writes values by sending the write data after address designation. To write the data in NVM region, it performs clock stretching after the master receives ACK for the write data.

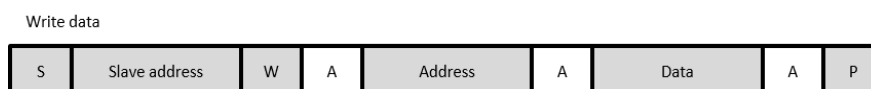


Fig. 11.5 WRITE command format

- Restart condition

アドレス指定とデータ読み出しの間のコンディションをストップコンディションとスタートコンディションを使用する組み合わせの代わりに、リスタートコンディションを使用することで連続した通信となります。

The communication continues using Restart condition between address designation and data read, instead of the combination of start condition and stop condition.

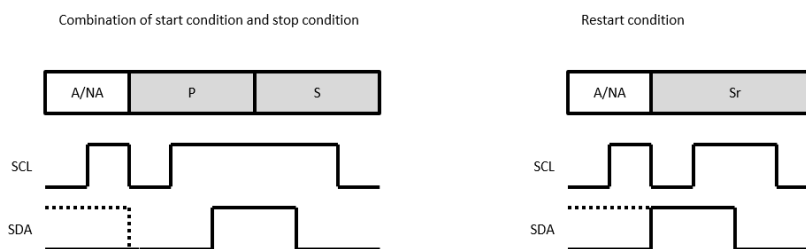


Fig. 11.6 Restart condition

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

11-3. I2C AC 特性 / I2C AC characteristics

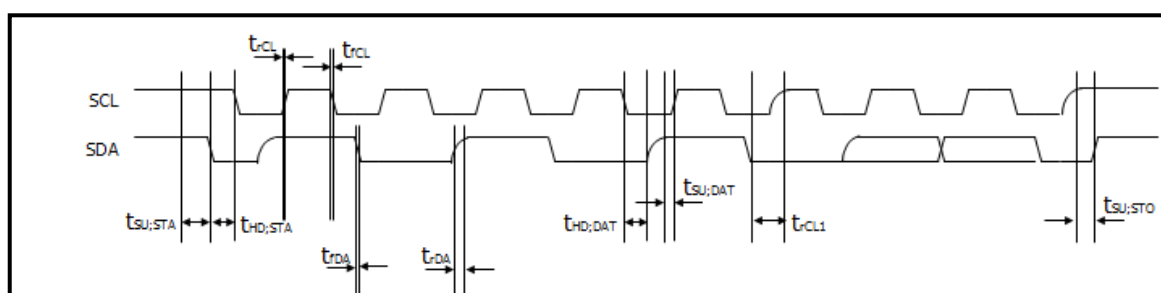


Fig. 11.7 I2C AC timing

(特記なき場合/ unless otherwise specified, 入力フィルタ/Input filter=ON, $C_{OL} \leq 400\text{pF}$)

項目 Item	記号 Symbol	Fast mode			単位 Unit
		Min.	Typ.	Max.	
SCL 周波数 SCL clock frequency	f_{SCL}	0	-	400k	Hz
スタートコンディションセットアップ時間 Start condition setup time	$t_{SU,STA}$	600	-	-	ns
スタートコンディションホールド時間 Start condition hold time	$t_{HD,STA}$	600	-	-	ns
ストップコンディションセットアップ時間 Stop condition setup time	$t_{SU,STO}$	600	-	-	ns
データセットアップ時間 Data setup time	$t_{SU,DAT}$	100	-	-	ns
データホールド時間 (note ³) Data hold time (note ³)	$t_{HD,DAT}$	20	-	-	ns
SCL の立ち上がり時間 SCL rise time	t_{rCL}	-	-	300	ns
SCL の立ち下がり時間 SCL fall time	t_{fCL}	10	-	300	ns
SDA の立ち上がり時間 SDA rise time	t_{rDA}	-	-	300	ns
SDA の立ち下がり時間 SDA fall time	t_{fDA}	10	-	300	ns

note³: 本製品は SDA にデータ保持する機能を有しておりません。SCL 立下りエッジが未定義となる領域では SDA のホールドを 20nsec 確保してください。

This product does not have a function to retain data in SDA. SDA should be held for 20 ns in the region where SCL falling edge is not defined.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

12. 状態 / STATE

12-1. 状態定義 / State definition

以下に状態定義を示します。
State definition is shown below.

- 1) Sleep : コマンド受付可能。動作時消費電流が最小。
Commands are acceptable. Current consumption is minimal at Active.
- 2) Standby : Sleep 状態で、Normal Mode 待機時間カウント用 OSC のみ動作。
Only OSC for counting Normal Mode wait time is active during Sleep Mode.
- 3) Idle : レギュレータ動作。NVM アクセス可能。
Regulator is active. Access to NVM is available.
- 4) BootLoad/
Reset : 電源投入後、又は、リセット後に NVM からレジスタヘデータを転送している期間。
Period when data is transferred from NVM to register after power-on or reset
- 5) Active(Normal) : Normal Mode で AD 変換動作している期間。
Period when AD conversion is executed in Normal Mode
- 6) Active
(Sequential) : Sequential Mode で AD 変換動作している期間。
Period when AD conversion is executed in Sequential Mode

12-2. 状態遷移 / State transition

Table 12.1 State transition list

動作モード設定 Operating mode setting	状態 State				
	Sleep	Standby	Idle	Active (Normal)	Active (Sequential)
Reset	Shift to each state depending on NVM setting after reset all register and BootLoad				
Sleep	Keep	Shift to Sleep	Shift to Sleep	Shift to Sleep after AD conversion	Shift to Sleep after AD conversion
Standby	Shift to Standby	Keep	Shift to Standby	Shift to Standby after AD conversion	Shift to Standby after AD conversion
Idle	Shift to Idle	Shift to Idle	Keep	Shift to Idle after AD conversion	Shift to Idle after AD conversion
BootLoad	Shift to each state depending on NVM setting after BootLoad			(However, prohibited when NVM Addr.60h bit[10:8] = 001b or 010b or 011b)	
Active (Normal)	Shift to Normal Mode	Shift to Normal Mode	Prohibit	Keep	Shift to Normal Mode after AD conversion
Active (Sequential)	Shift to Sequential Mode	Shift to Sequential Mode	Prohibit	Shift to Sequential Mode after AD conversion	Keep

- * BootLoad 時は、Reset 以外の動作モード設定を受け付けません
No operating mode setting other than Reset is acceptable during BootLoad.
- * * RSTB 端子によるリセットは、上表中“Reset”と同一の遷移となります
Reset by RSTB terminal is the same as “Reset” in the above table.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

電源投入後、IC 内蔵の POR 回路により、デジタル回路のリセットを行います。リセット後、ブートロードが実行されますが、その際 NVM の内容をレジスタに読み込む為、通信ラインを使っての書き込みはできません(データの読み出しは可能)。ブートロード後、ステータスはレジスタアドレス 0Ch の MODE[2:0]に従い遷移します。また、ホストからのコマンドを受けた際にはコマンドに従い各動作モードに遷移します。

ブートロード時にエラーが発生した場合、Sleep 状態で待機します。

After power input, the digital circuit is reset using POR circuit built in the IC. After reset, BootLoad is executed. At this time, no data can be written through the communication line because NVM contents are read in the register. (Data can be read.) After BootLoad, MM3829 shifts to another state according to the value set in MODE [2:0] of register address 0Ch. It also shifts to appropriate operating mode following the command sent from the host.

When an error occurs during the BootLoad, MM3829 waits in Sleep Mode.

12-3. ハードウェアリセット / Hard-ware reset

RSTB 端子で、ハードウェアリセットが可能です。リセット対象は、デジタル回路全体です。ハードウェアリセット後、BootLoad へ遷移します。

RSTB terminal can reset hardware (entire digital circuit). After the reset of the hardware, MM3829 shifts BootLoad.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

13. レジスタ / REGISTER

13-1. レジスタアドレスマップ一覧 / Register address map

■BootLoad

Address=0Ch ~ 43h は BootLoad 時に NVM からデータを読み込みます。

For Address = 0Ch to 43h, data is read from NVM during BootLoad.

■アクセス制限 (Read 制限、Write 制限) / Access restriction

- 1) LV1 : 初期状態で R/W 可能。エンドユーザーがアクセスできるレジスタ
Register that is readable / writable in the initial state and accessible by end users
- 2) LV2 : 製品展開によっては、公開の可能性があるレジスタ
Register that may be published depending on product line-up
- 3) LV3 : 評価、検査時のみ使用することを想定したレジスタ
Register to be used only for evaluation and inspection

LV2, LV3 へのアクセス方法: レジスタアドレス 44h の項参照

How to access register of LV 2 and LV 3: See the description about register address 44 h.

■「Unused」ビットの挙動 / Description of "Unused" bit

- 1) 該当レジスタがアクセス制限解除状態の場合 : 0 が読み出される。書き込みを行っても 0 のまま。
Access restriction of this register is released: 0 is read and not changed by writing of data.
- 2) 該当レジスタがアクセス制限非解除状態の場合 : 1 が読み出される。書き込みを行っても 1 のまま
Access restriction of this register is not released: 1 is read and not changed by writing of data.

■「Reserve」ビットの挙動 / Description of "Reserve" bit

- 1) 検査用ビット。アクセス制限解除状態の場合変更可能となる為、誤書き込みに注意が必要です。意図して書き込む場合は、リードのアクセス制限解除状態でリードバックされる値を使用して下さい。

This bit is used for inspection. Incorrect writing must be avoided because this bit is changeable when the access restriction is released. For intentional writing, a value read back while the restriction of the read access is released should be used.

Table 13.1 Register map (1/2)

Name	Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W	Read restriction	Write restriction
RES_STACK	00h	00h	RES_STACK1[23:16]								R	LV1	-
RES_STACK	01h	00h	RES_STACK1[15:8]								R	LV1	-
RES_STACK	02h	00h	RES_STACK1[7:0]								R	LV1	-
RES_STACK	03h	00h	RES_STACK2[23:16]								R	LV1	-
RES_STACK	04h	00h	RES_STACK2[15:8]								R	LV1	-
RES_STACK	05h	00h	RES_STACK2[7:0]								R	LV1	-
RES_STACK	06h	00h	RES_STACK3[23:16]								R	LV1	-
RES_STACK	07h	00h	RES_STACK3[15:8]								R	LV1	-
RES_STACK	08h	00h	RES_STACK3[7:0]								R	LV1	-
ST	09h	00h	Unused	0	ERR_CRC	ERR_INFO	RDY_DATA	STATUS[2:0]			R	LV1	-
ST_INFO	0Ah	00h	Unused	Unused	BOOTLOAD	Unused	0	0	0	0	R	LV1	-
FILT_SET	0Bh	00h	Unused	Unused	Unused	Unused	Unused	CIC_OSRALL	IIR_COEF[1:0]		RW	LV1	LV1
MEAS_CTRL	0Ch	00h	Unused	TSTBY[2:0]			Reserve	MODE[2:0]			RW	LV1	LV1
MEAS_EN	0Dh	00h	SET_SEQ[1:0]		EN_3RD[1:0]		EN_2ND[1:0]		EN_1ST[1:0]		RW	LV1	LV1
CC_INTSENS	0Eh	**h	CC_INTSENS_Z[15:8]								RW	LV1	LV3
CC_INTSENS	0Fh	**h	CC_INTSENS_Z[7:0]								RW	LV1	LV3
CC_INTSENS	10h	**h	CC_INTSENS_F[15:8]								RW	LV1	LV3
CC_INTSENS	11h	**h	CC_INTSENS_F[7:0]								RW	LV1	LV3
CC_INTSENS	12h	**h	CC_INTSENS_S[15:8]								RW	LV1	LV3
CC_INTSENS	13h	**h	CC_INTSENS_S[7:0]								RW	LV1	LV3
CC_INTSENS	14h	**h	CC_INTSENS_T[15:8]								RW	LV1	LV3
CC_INTSENS	15h	**h	CC_INTSENS_T[7:0]								RW	LV1	LV3
CC_PHY	16h	**h	CC_PHY_ZZ[15:8]								RW	LV1	LV3
CC_PHY	17h	**h	CC_PHY_ZZ[7:0]								RW	LV1	LV3
CC_PHY	18h	00h	CC_PHY_ZF[15:8]								RW	LV1	LV3
CC_PHY	19h	00h	CC_PHY_ZF[7:0]								RW	LV1	LV3
CC_PHY	1Ah	00h	CC_PHY_ZS[15:8]								RW	LV1	LV3
CC_PHY	1Bh	00h	CC_PHY_ZS[7:0]								RW	LV1	LV3

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

Table 13.2 Register map (2/2)

Name	Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W	Read restriction	Write restriction		
CC_PHY	1Ch	00h	CC_PHY_FZ[15:8]								RW	LV1	LV3		
CC_PHY	1Dh	00h	CC_PHY_FZ[7:0]								RW	LV1	LV3		
CC_PHY	1Eh	00h	CC_PHY_FF[15:8]								RW	LV1	LV3		
CC_PHY	1Fh	00h	CC_PHY_FF[7:0]								RW	LV1	LV3		
CC_PHY	20h	00h	CC_PHY_FS[15:8]								RW	LV1	LV3		
CC_PHY	21h	00h	CC_PHY_FS[7:0]								RW	LV1	LV3		
CC_PHY	22h	00h	CC_PHY_SZ[15:8]								RW	LV1	LV3		
CC_PHY	23h	00h	CC_PHY_SZ[7:0]								RW	LV1	LV3		
CC_PHY	24h	00h	CC_PHY_SF[15:8]								RW	LV1	LV3		
CC_PHY	25h	00h	CC_PHY_SF[7:0]								RW	LV1	LV3		
CC_PHY	26h	00h	CC_PHY_SS[15:8]								RW	LV1	LV3		
CC_PHY	27h	00h	CC_PHY_SS[7:0]								RW	LV1	LV3		
CC_PHY/CC_EXTSENS	28h	**h	CC_PHY_TZ[15:8] / CC_EXTSENS_Z[15:8]								RW	LV1	LV3		
CC_PHY/CC_EXTSENS	29h	**h	CC_PHY_TZ[7:0] / CC_EXTSENS_Z[7:0]								RW	LV1	LV3		
CC_PHY/CC_EXTSENS	2Ah	**h	CC_PHY_TF[15:8] / CC_EXTSENS_F[15:8]								RW	LV1	LV3		
CC_PHY/CC_EXTSENS	2Bh	**h	CC_PHY_TF[7:0] / CC_EXTSENS_F[7:0]								RW	LV1	LV3		
CC_PHY/CC_EXTSENS	2Ch	**h	CC_PHY_TS[15:8] / CC_EXTSENS_S[15:8]								RW	LV1	LV3		
CC_PHY/CC_EXTSENS	2Dh	**h	CC_PHY_TS[7:0] / CC_EXTSENS_S[7:0]								RW	LV1	LV3		
CC_EXTSENS	2Eh	**h	CC_EXTSENS_T[15:8]								RW	LV1	LV3		
CC_EXTSENS	2Fh	**h	CC_EXTSENS_T[7:0]								RW	LV1	LV3		
CC_SET_SHIFT	30h	**h	BS_INTSENS_F[3:0]				BS_INTSENS_S[3:0]				RW	LV1	LV3		
CC_SET_SHIFT	31h	**h	BS_INTSENS_T[3:0]				BS_PHY_ZF[3:0]				RW	LV1	LV3		
CC_SET_SHIFT	32h	00h	BS_PHY_ZS[3:0]				BS_PHY_FF[3:0]				RW	LV1	LV3		
CC_SET_SHIFT	33h	00h	BS_PHY_FS[3:0]				BS_PHY_F[3:0]				RW	LV1	LV3		
CC_SET_SHIFT	34h	00h	BS_PHY_SF[3:0]				BS_PHY_SS[3:0]				RW	LV1	LV3		
CC_SET_SHIFT	35h	00h	BS_PHY_S[3:0]				BS_PHY_TF[3:0]/BS_EXTSENS_F[3:0]				RW	LV1	LV3		
CC_SET_SHIFT	36h	00h	BS_PHY_TS[3:0]/BS_EXTSENS_S[3:0]				BS_PHY_T[3:0]/BS_EXTSENS_T[3:0]				RW	LV1	LV3		
CC_SET_SHIFT	37h	00h	BS_EXTSENS_NUMER[3:0]				BS_EXTSENS_DENOM[3:0]				RW	LV1	LV3		
TRIM	38h	**h	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	RW	LV1	LV3		
TRIM	39h	**h	Unused	Unused	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	RW	LV1	LV3		
TRIM	3Ah	**h	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	RW	LV1	LV3		
TRIM	3Bh	**h	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	RW	LV1	LV3		
RG_IO_SET	3Ch	00h	SEL_RAW	SET_STAT	DIS_RES_WIDTH	DIS_FILT	Unused	Reserve	Reserve	Reserve	RW	LV1	LV1(bit[7:6]) LV3(bit[5:0])		
I2CADDR	3Dh	4Ch	Unused	I2C Address[6:0]							RW	LV1	LV3		
CH0_FILT	3Eh	02h	CH0_OS[R1:0]	CH0_AVG[2:0]			CH0_STABLE		CH0_SYM[1:0]		RW	LV2	LV2		
CH1_FILT	3Fh	02h	CH1_OS[R1:0]	CH1_AVG[2:0]			CH1_STABLE		CH1_SYM[1:0]		RW	LV2	LV2		
CH2_FILT	40h	02h	CH2_OS[R1:0]	CH2_AVG[2:0]			CH2_STABLE		CH2_SYM[1:0]		RW	LV2	LV2		
CH1_SET	41h	00h	Unused	Unused	CH1_OFFSET[5:0]							RW	LV3	LV3	
CH2_SET	42h	00h	Unused	Unused	Unused	Unused	CH2_CON	CH2_CON_VREFN	CH2_TYPE[1:0]		RW	LV3	LV3		
MON_SET	43h	00h	Unused	Unused	SEL_GPO[5:0]							RW	LV3	LV3	
ACCS_CTRL	44h	00h	Unused	Unused	Unused	Unused	Unused	EN_LV3	CTL_EN_LV3	EN_LV2	RW	LV2	Special		
VER	45h	--h	CHIP VER										R	LV3	-
TEST	46h	00h	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	R	LV3	-		
TEST	47h	00h	Reserve	Unused	Unused	Unused	Unused	Reserve	Reserve	Reserve	RW	LV3	LV3		
TEST	48h	00h	Reserve	Reserve	Reserve	Reserve	Unused	Reserve	Reserve	Reserve	RW	LV3	LV3		
TEST	49h	00h	Reserve	Unused	Unused	Unused	Reserve	Reserve	Reserve	Reserve	RW	LV3	LV3		
TEST	4Ah	00h	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	RW	LV3	LV3		
TEST	4Bh	00h	Unused	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	RW	LV3	LV3		
TEST	4Ch	00h	Reserve	Unused	Reserve	Reserve	Reserve	Reserve	Reserve	Reserve	RW	LV3	LV3		
TEST	4Dh	00h	Unused	Unused	Unused	Reserve	Reserve	Reserve	Reserve	Reserve	RW	LV3	LV3		
NVM_TEST	4Eh	00h	BULK_ODD_EN	BULK_EVEN_EN	MREAD_EN	CCMON_EN	OSCMON_EN	MARGIN_TRIM[2:0]			RW	LV3	LV3		
NVM_TEST	4Fh	00h	VTUNMON_EN	CORE_IBIAS_OVR_EN	OSC_OVR_EN	OSC_IBIAS_MON_EN	Unused	DIS_CP	DIS_PROG	DIS_ERASE	RW	LV3	LV3		

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

13-2. レジスタアドレスマップ詳細 / Details of register address map

13-2-1. RES_STACK (Addr. = 00h to 08h)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
[Result Register]										
00h to 02h	00h	RES_STACK1[23:0] スタック 1 に格納された補正済みセンサ変換結果 Corrected sensor conversion result stored in STACK1								R/- LV1/-
03h to 05h	00h	RES_STACK2[23:0] スタック 2 に格納された補正済みセンサ変換結果。 Corrected sensor conversion result stored in STACK2								R/- LV1/-
06h to 08h	00h	RES_STACK3[23:0] スタック 3 に格納された補正済みセンサ変換結果 Corrected sensor conversion result stored in STACK3								R/- LV1/-

センサ測定順
Order of sensor measurement

: レジスタ MEAS_EN (Addr.=0Dh) にてセンサ測定の順番を設定します。対象レジスタにて設定したセンサを EN_1ST、EN_2ND、EN_3RD の順で測定します。
The order of sensor measurement is specified in register MEAS_EN (Addr.=0Dh). The sensors set in this register are measured in the order of EN_1ST, EN_2ND, and EN_3RD.

データの格納
Data storage

: スタック構造を採用している為、データ格納例は以下の通りとなります。
Stack structure is used. Example stored data is as below:

Result Register	格納データ / Stored data		
	Case: Conversion CH=1	Case: Conversion CH=2	Case: Conversion CH=3
RES_STACK1[23:0]	Result of sensor set with EN_1ST	Result of sensor set with EN_2ND	Result of sensor set with EN_3RD
RES_STACK2[23:0]	00h (Initial value)	Result of sensor set with EN_1ST	Result of sensor set with EN_2ND
RES_STACK3[23:0]	00h (Initial value)	00h (Initial value)	Result of sensor set with EN_1ST

また、Sequential Mode で測定した場合のデータ格納例は、以下の通りとなります。
Example stored data measured in Sequential Mode is as below:

Result Register	格納データ / Stored data	
	Normal Mode で温度を測定 First, the temperature is measured in Normal Mode.	続いて Sequential Mode で物理量を測定 Next, physical quantities are measured in Sequential Mode.
RES_STACK1[23:0]	温度変換結果 Temperature conversion result	物理量変換結果 Physical value conversion result
RES_STACK2[23:0]	00h (初期値) (Default)	温度変換結果 Temperature conversion result
RES_STACK3[23:0]	00h (初期値) (Default)	00h (初期値) (Default)

出力データのフォーマットに関しては、10-5 項参照。
For output data format, see 10-5.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

13-2-2. ST (Addr. = 09h)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
[Control Register]										
09h	00h	Unused	0	ERR_CRC	ERR_INFO	RDY_DATA	STATUS[2:0]			R/-
		ERR_CRC : NVM の CRC エラー検出信号。「0」が正常、「1」が異常。 NVM CRC error detection signal. 0: Normal, 1: Abnormal 異常の場合は、Sleep となり、I2C アドレスは初期値の 4Ch に設定され、Reset と BootLoad 以外の全てのステータスに遷移不可。 When this is "1" (Abnormal), the IC shifts to Sleep Mode, the I2C address is set to the initial value (4Ch), and transition to any status except Reset and BootLoad is invalid. クリア条件: リセット、又はアクセス設定=LV3 状態における「0」セット Clear condition: Reset or setting of "0" while the access restriction is LV3 ERR_INFO : 下記禁止設定の通知。「0」が正常、「1」が異常。 Signal informing prohibition setting (below). 0: Normal, 1: Abnormal 1) NVM の MODE[2:0]設定が、100b(Reset)、110b(BootLoad)、111b(Sleep) の場合 NVM MODE[2:0] is set to 100b (Reset), 110b (BootLoad), or 111b (Sleep). 2) REG の MODE[2:0]設定が、111b(Sleep) の場合 REG MODE[2:0] is set to 111b (Sleep). 3) チャンネル設定に関する禁止設定をした場合 Prohibition setting related to channel settings is made. 4) 何らかの理由で状態遷移ができなかった場合 No state transition was available. クリア条件: リセット、又はチャンネル設定に関する禁止設定の解消 Clear condition: Reset or eliminate prohibited setting related to channel settings RDY_DATA : 変換結果取得済みの判別信号。 Signal determining acquisition of conversion result 本 bit は、電源起動、若しくはリセット後の AD 変換実行前の状態では「0」であり、AD 変換終了後に「1」となります。また、本 bit が「1」の時にリザルトレジスタから AD 変換結果を取得することで、「0」に設定されます。 This bit is "0" in the state before AD conversion execution after power-on or reset, and becomes "1" after AD conversion completion. Also, when AD conversion result is acquired from the result register while this bit is "1", this bit is set to "0". STATUS[2:0] : IC のステータスを示します。 / Represents IC status. 000b : Sleep 001b : Active(Normal) 010b : Active(Sequential) 011b : Idle 100b : 設定なし / None 101b : Standby 110b : BootLoad (Only NVM Data copy) 111b : 設定なし(状態遷移中を含む) / None(include state transition in progress)								LV1 /-

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

13-2-3. ST_INFO (Addr. = 0Ah)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
0Ah	00h	Unused		BOOTLOAD	Unused	0	0	0	0	R/-
		BOOTLOAD : BootLoad 中であることを示すフラグ信号。 Flag signal representing that the IC is in process of BootLoad. 「1」はブートロード中、「0」はその他状態。 1: BootLoad, 0: Other mode 本 bit のクリア条件は、BootLoad 終了、若しくは、IC 自体のリセット(H/W Reset)。 This bit is cleared when BootLoad is completed or the IC is reset (H/W Reset). 但し、前述リセット後にブートロード状態が継続している場合は、再び「1」がセットされます。 If the IC is still in BootLoad Mode after the reset, "1" is set again. Bit[3:0]は、IC 動作モードの設定情報です。AD 変換前に確認することで、IC が正常に起動しているかを確認することができます。Sleep 時に読み出した場合の値は、「0000b」です。 Bit[3:0] is setting information of IC operating mode. IC's normal operation can be confirmed by checking this information before AD conversion. The value read in Sleep Mode is "0000b".								LV1/ -

13-2-4. FILT_SET (Addr. = 0Bh)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
0Bh	00h	Unused					CIC_OSRALL	IIR_COEF[1:0]		R/W
	△2	本アドレスの設定は Standby/Sleep のいずれかの状態で行ってください。 This address setting should be set during Standby or Sleep CIC_OSRALL : 各 CH の OSR 設定を一律で設定 Uniformly sets OSR value of each CH. 「0」は標準設定 (Addr=3Eh/3Fh/40h の CH0_OSR/CH1_OSR/CH2_OSR 設定が有効)、 0: Standard setting (Setting of CH0_OSR/CH1_OSR/CH2_OSR of Addr=3Eh/3Fh/40h is valid.) 「1」は OSR 設定値を標準設定から 1 段階下げること、平均電流を低減します。 1: Making OSR value one level lower than the standard setting reduces the average current. 但し、OSR 設定値=00b の場合、既に最低設定の為、本 bit は機能しません。 Note: This bit is invalid when OSR value is 00b because this is the minimum setting. IIR_COEF[1:0] : IIR フィルタ用係数(coef_filter)の設定 Specifies IIR filter coefficient (coef_filter). 本設定により、出力値の応答性と入力換算雑音に変化します。 This setting changes output responsiveness and input conversion noise. 本フィルタは Sequential Mode での使用を想定しています。 This filter is intended to be used in Sequential Mode. 00b : filter Off 01b : coef_filter=2 10b : coef_filter =4 11b : coef_filter =8 $\text{data_filter} = \frac{\text{data_filter_old} \cdot (\text{coef_filter} - 1) + \text{data_ADC}}{\text{coef_filter}}$ ただし、一度目の変換に限り data_filter=data_ADC * Only for the first conversion, data_filter is data_ADC.								LV1/ LV1

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

△2

0Bh		IIR フィルタの使用にあたり、以下の制限に従って下さい。 The following restrictions should be observed when using IIR filters. (1) Normal Mode 使用時には必ず IIR フィルタを無効にして下さい。 When using Normal Mode, be sure to disable the IIR filter. (2) IIR フィルタを使用した Sequential Mode の終了時は必ず Sleep か Standby に遷移させて下さい。 Be sure to transition to Sleep or Standby at the end of Sequential Mode using the IIR filter.	LV1/ LV1
-----	--	--	-------------

13-2-5. MEAS_CTRL (Addr. = 0Ch)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
0Ch	00h	Unused	TSTBY[2:0]			Reserve	MODE[2:0]			R/W
		TSTBY[2:0] : Normal Mode 時のスタンバイ時間を設定 Specifies standby time in Normal Mode. 000b : 0ms 001b : 10ms 010b : 100ms 011b : 400ms 100b : 1000ms 101b : 1000ms 110b : 1000ms 111b : One Shot Reserve : 検査用ビットです。工場出荷時の設定から書き換えないでください。 Bit for inspection. Do not change the factory-configured setting. MODE[2:0] : 動作モードを設定。 Specifies the operating mode. Reset、BootLoad コマンド発行後、次のコマンド発行までの時間は、3msec 以上必要。 At least 3 ms are needed from issuance of Reset and BootLoad commands to issuance of the next command. Active(Sequential)コマンド発行後、データ取得までの時間は、2msec 以上必要。 At least 2 ms are needed from issuance of Active (Sequential) command to data collection. 000b : Sleep 001b : Active(Normal) 事前に、測定対象を MEAS_EN bit[5:0]にて設定する必要があります。 Measurement target must be specified in MEAS_EN bit [5:0] beforehand. 010b :Active(Sequential) 事前に、測定対象を MEAS_EN bit[7:6]にて設定する必要があります。 Measurement target must be specified in MEAS_EN bit [7:6] beforehand. 011b : Idle 100b : Reset 101b : Standby 110b : BootLoad NVM Addr. = 60h bit[10:8]が 001b,010b,011b の場合は、Active 中に発行しないで下さい。 If NVM Addr. = 60h bit[10:8] is 001b, 010b, or 011b, do not issue during Active. 111b : prohibited setting								LV1/ LV1

△2

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

13-2-6. MEAS_EN (Addr. = 0Dh)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
0Dh	00h	SET_SEQ[1:0]		EN_3RD[1:0]		EN_2ND[1:0]		EN_1ST[1:0]		R/W
		SET_SEQ[1:0] : Sequential Mode 時の測定対象を設定 Specifies a measurement target in Sequential Mode. 00b : 測定対象なし / No target (本設定時に Addr=0Ch, MEAS_CTRL の MODE[2:0]を Active(Sequential) に設定した場合、AD 変換せずに ERR_INFO に「1」が設定されます) (If MODE[2:0] of MEAS_CTRL(Addr=0Ch) is set to Active(Sequential) while this setting is made, "1" is set in ERR_INFO without AD conversion.) 01b : CH0 接続の内部温度センサを測定対象に設定 Internal temperature sensor connected to CH0 10b : CH1 接続の容量センサを測定対象に設定 Capacitance sensor connected to CH1 11b : CH2 接続のセンサを測定対象に設定 Sensor connected to CH2 センサの種類は、Addr=42h,CH2_SET の CH2_TYPE[1:0]で設定 Sensor types are specified in CH2_TYPE[1:0] of CH2_SET (Addr=42h). EN_1ST[1:0] : Normal Mode 時の 1 回目に測定する対象を選択します。 Specifies the first measurement target in Normal Mode. 00b : 測定対象なし No target 01b : CH0 接続の内部温度センサを測定対象に設定 Internal temperature sensor connected to CH0 10b : CH1 接続の容量センサを測定対象に設定 Capacitance sensor connected to CH1 11b : CH2 接続のセンサを測定に設定 Sensor connected to CH2 センサの種類は、Addr=42h,CH2_SET の CH2_TYPE[1:0]で設定 Sensor types are specified in CH2_TYPE[1:0] of CH2_SET (Addr=42h). EN_2ND[1:0] : Normal Mode 時の 2 回目に測定する対象を設定 Specifies the second measurement target in Normal Mode. 設定内容に関しては、EN_1ST[1:0] レジスタ説明を参照 For detail settings, refer to the description of register EN_1ST[1:0]. EN_3RD[1:0] : Normal Mode 時の 3 回目に測定する対象を設定 Specifies the third measurement target in Normal Mode. 設定内容に関しては、EN_1ST[1:0] レジスタ説明を参照 For detail settings, refer to the description of register EN_1ST[1:0]. EN_1ST[1:0]=00b かつ EN_2ND[1:0]=00b かつ EN_3RD[1:0]=00b の際に Addr=0Ch, MEAS_CTRL の MODE[2:0]を Active(Normal)に設定した場合、AD 変換せずに ERR_INFO に「1」が設定されます。 If MODE[2:0] of MEAS_CTRL(Addr=0Ch) is set to Active(normal) in the case of EN_1ST[1:0] = 00b, EN_2ND[1:0] = 00b, and EN_3RD[1:0] = 00b, "1" is set in ERR INFO without AD conversion.								

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

13-2-7. CC_** (Addr. = 0Eh to 2Fh)

補正係数の詳細は、10-4 項参照 / For details of the correction coefficient, see 10-4.

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
0Eh-0Fh (CC_INTSENS_Z)	**h	CC_INTSENS_Z[15:0]								R/W
		工場出荷時に、検査用データが書き込まれます。温度センサ補正値を取得する為には、本ビットのデータを適切な値に書き換える必要があります。 Factory default data for inspection is written. Users must rewrite this bit data as appropriate value to retrieve correction value of temperature sensor.								LV1/ LV3
10h-11h (CC_INTSENS_F)	**h	CC_INTSENS_F[15:0]								R/W
		工場出荷時に、検査用データが書き込まれます。温度センサ補正値を取得する為には、本ビットのデータを適切な値に書き換える必要があります。 Factory default data for inspection is written. Users must rewrite this bit data as appropriate value to retrieve correction value of temperature sensor.								LV1/ LV3
12h-13h (CC_INTSENS_S)	**h	CC_INTSENS_S[15:0]								R/W
		工場出荷時に、検査用データが書き込まれます。温度センサ補正値を取得する為には、本ビットのデータを適切な値に書き換える必要があります。 Factory default data for inspection is written. Users must rewrite this bit data as appropriate value to retrieve correction value of temperature sensor.								LV1/ LV3
14h-15h (CC_INTSENS_T)	**h	CC_INTSENS_T[15:0]								R/W
		工場出荷時に、検査用データが書き込まれます。温度センサ補正値を取得する為には、本ビットのデータを適切な値に書き換える必要があります。 Factory default data for inspection is written. Users must rewrite this bit data as appropriate value to retrieve correction value of temperature sensor.								LV1/ LV3
16h-17h (CC_PHY_ZZ)	**h	CC_PHY_ZZ[15:0]								R/W
		工場出荷時に、検査用データが書き込まれます。物理センサ補正値を取得する為には、本ビットのデータを適切な値に書き換える必要があります。 Factory default data for inspection is written. Users must rewrite this bit data as appropriate value to retrieve correction value of physical sensor.								LV1/ LV3
18h-19h (CC_PHY_ZF)	00h	CC_PHY_ZF[15:0]								R/W
		-								LV1/ LV3
1Ah-1Bh (CC_PHY_ZS)	00h	CC_PHY_ZS[15:0]								R/W
		-								LV1/ LV3
1Ch-1Dh (CC_PHY_FZ)	00h	CC_PHY_FZ[15:0]								R/W
		-								LV1/ LV3
1Eh-1Fh (CC_PHY_FF)	00h	CC_PHY_FF[15:0]								R/W
		-								LV1/ LV3
20h-21h (CC_PHY_FS)	00h	CC_PHY_FS[15:0]								R/W
		-								LV1/ LV3
22h-23h (CC_PHY_SZ)	00h	CC_PHY_SZ[15:0]								R/W
		-								LV1/ LV3
24h-25h (CC_PHY_SF)	00h	CC_PHY_SF[15:0]								R/W
		-								LV1/ LV3
26h-27h (CC_PHY_SS)	00h	CC_PHY_SS[15:0]								R/W
		-								LV1/ LV3

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
28h-29h (CC_PHY_TZ)	**h	CC_PHY_TZ[15:0] / CC_EXTSENS_Z[15:0]								R/W
		工場出荷時に、検査用データが書き込まれます。センサ補正値を取得する為には、本ビットのデータを適切な値に書き換える必要があります。 Factory default data for inspection is written. Users must rewrite this bit data as appropriate value to retrieve correction value of sensor.								LV1/ LV3
2Ah-2Bh (CC_PHY_TF)	**h	CC_PHY_TF[15:0] / CC_EXTSENS_F[15:0]								R/W
		工場出荷時に、検査用データが書き込まれます。センサ補正値を取得する為には、本ビットのデータを適切な値に書き換える必要があります。 Factory default data for inspection is written. Users must rewrite this bit data as appropriate value to retrieve correction value of sensor.								LV1/ LV3
2Ch-2Dh (CC_PHY_TS)	**h	CC_PHY_TS[15:0] / CC_EXTSENS_S[15:0]								R/W
		工場出荷時に、検査用データが書き込まれます。センサ補正値を取得する為には、本ビットのデータを適切な値に書き換える必要があります。 Factory default data for inspection is written. Users must rewrite this bit data as appropriate value to retrieve correction value of sensor.								LV1/ LV3
2Eh-2Fh (CC_EXTSENS)	**h	CC_EXTSENS_T[15:0]								R/W
		工場出荷時に、検査用データが書き込まれます。センサ補正値を取得する為には、本ビットのデータを適切な値に書き換える必要があります。 Factory default data for inspection is written. Users must rewrite this bit data as appropriate value to retrieve correction value of sensor.								LV1/ LV3

13-2-8. CC_SET_SHIFT (Addr. = 30h to 37h)

ビットシフトの詳細は、10-4 項参照 / For details of the bit shift, see 10-4.

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
30h	**h	BS_INTSENS_F[3:0]				BS_INTSENS_S[3:0]				R/W
		工場出荷時に、検査用データが書き込まれます。センサ補正値を取得する為には、本ビットのデータを適切な値に書き換える必要があります。 Factory default data for inspection is written. Users must rewrite this bit data as appropriate value to retrieve correction value of sensor.								LV1/ LV3
31h	**h	BS_INTSENS_T[3:0]				BS_PHY_ZF[3:0]				R/W
		工場出荷時に、検査用データが書き込まれます。センサ補正値を取得する為には、本ビットのデータを適切な値に書き換える必要があります。 Factory default data for inspection is written. Users must rewrite this bit data as appropriate value to retrieve correction value of sensor.								LV1/ LV3
32h	00h	BS_PHY_ZS[3:0]				BS_PHY_FF[3:0]				R/W
		-								LV1/ LV3
33h	00h	BS_PHY_FS[3:0]				BS_PHY_F[3:0]				R/W
		-								LV1/ LV3
34h	00h	BS_PHY_SF[3:0]				BS_PHY_SS[3:0]				R/W
		-								LV1/ LV3
35h	00h	BS_PHY_S[3:0]				BS_PHY_TF[3:0]/BS_EXTSENS_F[3:0]				R/W
		-								LV1/ LV3
36h	00h	BS_PHY_TS[3:0]/BS_EXTSENS_S[3:0]				BS_PHY_T[3:0]/BS_EXTSENS_T[3:0]				R/W
		-								LV1/ LV3
37h	00h	BS_EXTSENS_NUMER[3:0]				BS_EXTSENS_DENOM[3:0]				R/W
		-								LV1/ LV3

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

13-2-9. TRIM (Addr. = 38h to 3Bh)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
38h-3Bh	**h	Reserve or Unused								R/W
		Reserve : 検査用ビットです。工場出荷時の設定から書き換えないでください。 Bit for inspection. Do not change the factory-configured setting.								LV1/ LV3

13-2-10. RG_IO_SET (Addr. = 3Ch)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
3Ch	00h	SEL_RAW	SET_STAT	DIS_RES_WIDTH	DIS_FILT	Unused	Reserve			R/W
	SEL_RAW : リザルトレジスタ (Addr.00h~08h)に格納するデータを設定 Specifies data to be stored in result registers (Addr. 00h to 08h). 「0」は補正後データ / 0: Post-correction data 「1」は補正前データ / 1: Pre-correction data 尚、本 bit を「1」に設定した場合、bit5,6 の (DIS_RES_WIDTH, SET_STAT) 設定は無視されます。ビット幅は 24bit、2 の補数となります。 When this bit is set to "1", bit 5 (DIS_RES_WIDTH) and bit 6 (SET_STAT) are ignored. The bit is specified as 24bit and 2's complement. SET_STAT : リザルトリードコマンド実行時に読み出しデータにステータスを含めるかどうかを設定します。 Specifies whether to include status in the read data during execution of result read command. 0b : 読み出しデータの先頭ステータスを含めない (24bit/16bit の測定結果を取得可能) Status is not included in the start of read data. (24-/16-bit measurement result can be obtained.) 1b : 読み出しデータの先頭にステータスを含める Status is included in the start of read data. (ステータスと 22bit/14bit の測定結果を取得可能、下位 2bit 切り捨て) (Status and 22-/14-bit measurement result can be obtained. Two low-order bits are omitted.) ステータスを含めた場合、先頭 2bit に下記ステータスが埋め込まれます。 If status is included, the following status is embedded in top two bits. 00b : まだ取得したことのない新しいデータ New data 01b : 一度取得したことのある古いデータ Old data that has been acquired once 尚、電源起動、若しくはリセット後、AD 変換実行前にリザルトリードした場合のステータスは、「01b」です。 Note that the status when the result is read before AD conversion, which is after power on or reset, is "01b". DIS_RES_WIDTH : リザルトリードコマンド実行時に読み出すビット幅を設定します。 Specifies the bit width to read during execution of result read command. センサの種類は、Addr=42h,CH2_SET の CH2_TYPE[1:0]で設定 Sensor types are specified in CH2_TYPE[1:0] of CH2_SET (Addr=42h). 0b : リザルトコマンド時のビット幅を下記固定値とする。 The bit width is fixed as follows: 内蔵温度センサ / Internal Temp Sensor : 16 bits 抵抗ブリッジセンサ / Resistance bridge sensor : 24 bits 容量センサ/ Capacitance sensor : 16 bits 指定なし / Unspecified : 24 bits 1b : リザルトコマンド時のビット幅を 24bit 幅とする。 The bit width is set to 24 bits.									bit[7:6] -LV1/ LV1 bit[5:0] -LV1/ LV3

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

3Ch		DIS_FILT : SCL/SDA 端子の入力フィルタ、出力スロープ制御 Specifies the input filter and output slope control of SCL/SDA terminal. 「0」 フィルタあり、スロープ制御あり / 0: With filter and slope control 「1」 フィルタなし、スロープ制御なし / 1: Without filter and slope control フィルタありの場合、Max で 50ns 幅のスパイクノイズを除去可能 With filter, spike noise of up to 50ns width can be removed. スロープ制御ありの場合、立ち上がり、立ち下がり時間は 10ns~300ns With slope control, the rise / the fall time is 10 to 300 ns. Reserve : 検査用ビットです。工場出荷時の設定から書き換えないでください。 Bit for inspection. Do not change the factory-configured setting.	bit[7:6] -LV1/ LV1 bit[5:0] -LV1/ LV3
-----	--	---	---

13-2-11. I2CADDR (Addr. = 3Dh)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
3Dh	4Ch	Unused	I2CADDR[6:0]							R/W
		I2CADDR[6:0] : I2C アドレスを設定します。 Specifies I2C address.							LV1/ LV3	

13-2-12. CHx_FILT (Addr. = 3Eh to 40h)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
3Eh	02h	CH0_OSR[1:0]		CH0_AVG[2:0]			CH0_STABLE	CH0_SYM[1:0]		R/W
	2	本アドレスの設定は Standby/Sleep のいずれかの状態で行ってください。 This address setting should be set during Standby or Sleep. CH0_OSR[1:0] : チャンネル 0 の CIC デシメーション比率を設定 Specifies CIC decimation ratio of Ch0. 00b : 256 01b : 512 10b : 1024 11b : 2048 CH0_AVG[2:0] : チャンネル 0 の測定結果の平均化回数を設定 Specifies the number of averaging times of CH0 measurement result. 000b : 1 回/1 time, bit シフトなし/no bit-shift 001b : 2 回/2 times, 右 1bit シフト/right-shift by 1 bit 010b : 3 回/3 times, 右 1bit シフト/right-shift by 1 bit 011b : 4 回/4 times, 右 2bit シフト/right-shift by 2 bits 100b : 5 回/5 times, 右 2bit シフト/right-shift by 2 bits 101b : 6 回/6 times, 右 2bit シフト/right-shift by 2 bits 110b : 7 回/7 times, 右 2bit シフト/right-shift by 2 bits 111b : 8 回/8 times, 右 3bit シフト/right-shift by 3 bits CH0_STABLE : チャンネル 0 の CIC フィルタの初期動作を停止させる期間を DSM クロック比率単位で設定。(入力安定待ち時間) Specifies the initial operation stop period of CH0 CIC filter by DSM clock ratio (Time until inputs become stable). 0b : 16 1b : 64 (for Debug) CH0_SYM[1:0] : チャンネル 0 の CIC フィルタの初期出力を外部に出力しない期間をデシメーション比率単位で設定。 Specifies the period of no initial data output of CH0 CIC filter by decimation ratio. 00b : 1 (for Debug) 01b : 2 (for Debug) 10b : 3 (Initial Value) 11b : 4 (for Debug)								

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
3Fh	02h	CH1_OSR[1:0]		CH1_AVG[2:0]			CH1_STABLE	CH1_SYM[1:0]		R/W
		チャンネル 1 フィルタに関する設定。内容に関しては、CH0_FILT レジスタ参照。 Setting of CH1 filter. For details, see register CH0_FILT.								LV2/ LV2
40h	02h	CH2_OSR[1:0]		CH2_AVG[2:0]			CH2_STABLE	CH2_SYM[1:0]		R/W
		チャンネル 2 フィルタに関する設定。内容に関しては、CH0_FILT レジスタ参照。 Setting of CH2 filter. For details, see register CH0_FILT.								LV2/ LV2

13-2-13. CH1_SET (Addr. = 41h)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
41h	00h	Unused			CH1_OFFSET[5:0]					R/W
	チャンネル 1 の CV 変換回路オフセット容量(C _{INO})を設定。 Specifies offset capacity (C _{INO}) of CH1 CV conversion circuit. 設定値 / Setting Value : 下表参照 / See the table below									
	■ CH1_OFFSET[5]=0									
	■ CH1_OFFSET[5]=1									
	LV3/ LV3									
	抵抗ブリッジセンサでは未使用 / Not used for Resistance bridge sensor.									

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

13-2-14. CH2_SET (Addr. = 42h)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
42h	00h	Unused				CH2_CON	CH2_CON_VREFN	CH2_TYPE[1:0]		R/W
		CH2_CON : CH1 変換中の CH2(A2P/A2M)の状態を設定 Specifies the state of CH2 (A2P/A2M) during CH1 conversion. 抵抗ブリッジセンサでは未使用 / Not used for Resistance bridge sensor. CH2_CON_VREFN : DSM 用 VREFN 選択信号 VREFN selection signal for DSM 外部センサのインピーダンスが低く、COM スイッチのオン抵抗が特性に影響する場合に設定 Specifies when external sensor impedance is low and COM SW ON resistance affects the characteristics. 「0」は VREFN 端子に直接接続 0: Directly connects to VREFN terminal 「1」は COM2 端子に接続(低インピーダンスセンサ用) 1: Connects to COM2 terminal (for low-impedance sensors) CH2_TYPE[1:0] : チャンネル 2 に接続されるセンサ種を設定します。 Specifies a sensor to be connected to CH2. 0*b : 抵抗ブリッジセンサ Resistance bridge sensor 10b : 温度センサ(抵抗ブリッジ型) Temperature sensor (Resistance bridge type) 11b : 禁止設定 / Prohibition setting								LV3/ LV3

13-2-15. MON_SET (Addr. = 43h)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
43h	00h	Unused			SEL_GPO[5:0]					R/W
		SEL_GPO[5:0] : GPO 端子の設定 Specifies GPO terminal. SEL_GPO[5:0]: 011000b : DRDY 信号を出力 / Outputs DRDY signal. 011001b : DRDYB 信号を出力 / Outputs DRDYB signal. ※その他の設定は、TEST 用 / Other settings are made for TEST. DRDY(B)は、AD 変換データ準備完了通知信号 DRDY(B) is a signal notifying completion of AD conversion data preparation.								LV3/ LV3

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

13-2-16. ACCS_CTRL (Addr. = 44h)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
44h	00h	Unused					EN_LV3	CTL_EN_LV3	EN_LV2	R/W
		レジスタのアクセス制限を制御します。 / Restricts register access. LV2 の設定 / : Setting of LV2 ① 本アドレスをリード (レジスタアドレス指定後に NACK で応答します) Reads this address. (Sends NACK after register address designation.) ② Data=01h をライト (この時も、NACK で応答します) Writes the data 01h. (Sends NACK as well.) ③ 本アドレスをリードし、Data=01h を確認 (LV2 の設定であることを確認) Reads this address to confirm Data = 01h. (Confirms LV2 setting is applied.) LV3 の設定 / : Setting of LV3 ① 本アドレスをリード (レジスタアドレス指定後に NACK で応答します) Reads this address. (Sends NACK after register address designation.) ② Data=01h をライト (この時も、NACK で応答します) Writes the data 01h. (Sends NACK as well.) ③ 本アドレスをリード / Reads this address. ④ Data=03h をライト / Writes the data 03h. ⑤ 本アドレスをリード / Reads this address. ⑥ Data=07h をライト / Writes the data 07h. ⑦ 本アドレスをリードし、Data=05h を確認 (LV3 の設定であることを確認) Reads this address to confirm Data = 05h. (Confirms LV3 setting is applied.)								Special

以下に、アクセス制限を解除する際の、具体的な通信フォーマットを示します。注意すべきは②であり、レジスタアドレス指定後のスレーブは NACK で応答しますが、続けて Data=01h を転送することで、本 IC にライトすることができます。

These are concrete communication formats to release the access restriction. Regarding ②, the slave sends NACK after the register address is designated. After that, when this address receives Data=01h, the data can be written to this IC.

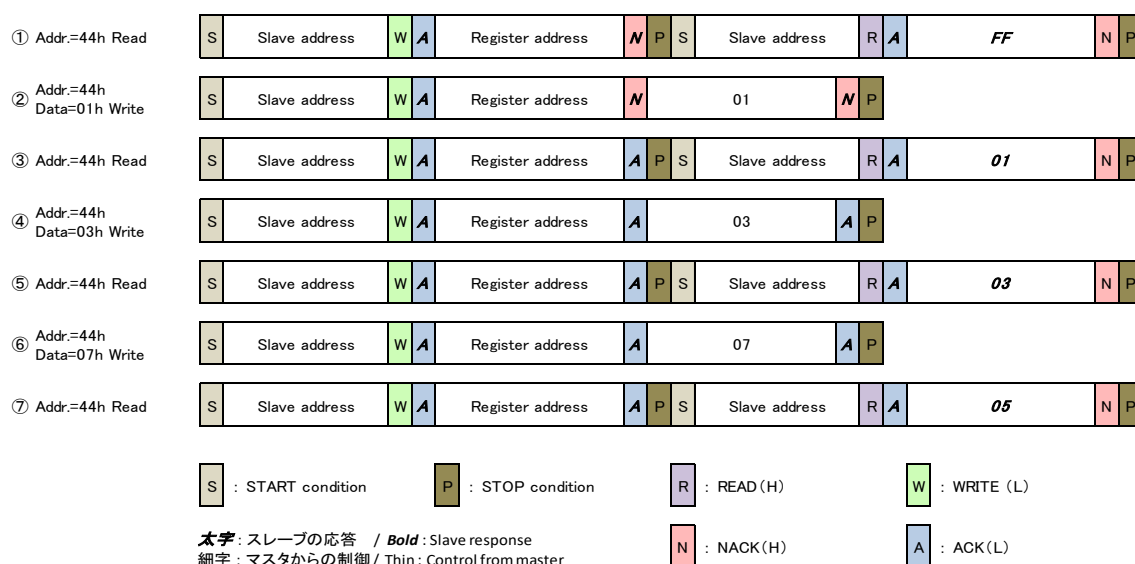


Fig. 13.1 アクセス制限解除 / Access restriction release

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

13-2-17. VER (Addr. = 45h)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
45h	--h	CHIP_VER								R/-
		TBD								LV3/ -

13-2-18. TEST (Addr. = 46h to 4Dh)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
46h	00h	Reserve								R/-
		TBD								LV3/ -
47h-4Dh	00h	Reserve or Unused								R/W
		Reserve : 検査用ビットです。工場出荷時の設定から書き換えしないでください。 Bit for inspection. Do not change the factory-configured setting.								LV3/ LV3

13-2-19. NVM_TEST (Addr. = 4Eh to 4Fh)

Address	Initial Val.	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	R/W
4Eh	00h	BULK_ODD_EN	BULK_EVEN_EN	MREAD_EN	CCMON_EN	OSCMON_EN	MARGIN_TRIM[2:0]			R/W
		NVM テスト用 / For NVM TEST 詳細は別途 / Details are separately described.								LV3/ LV3
4Fh	00h	VTUNMON_EN	CORE_IBIAS_OVR_EN	OSC_OVR_EN	OSC_IBIAS_MON_EN	Unused	DIS_CP	DIS_PROG	DIS_ERASE	R/W
		NVM テスト用 / For NVM TEST 詳細は別途 / Details are separately described.								LV3/ LV3

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

14. NVM (Non-volatile memory)

MM3829 はアナログ回路トリミング値、センサ補正值などの保存のために NVM(Non-volatile memory)を内蔵しています。16bit 幅ですので、アクセスも 16bit 単位で行ってください。

MM3829 contains NVM (Non-volatile memory) in order to store trim values for analog circuit and sensor correction values. This is 16-bit width and access should be done by 16 bits.

書き込み可能回数は 100 回です。

The data can be written 100 times.

NVM には、Idle 状態に設定の上、2ms 以上待機した後に、アクセスして下さい。

Before accessing NVM, this IC should be set in Idle Mode and wait at least 2 ms.

14-1. NVM アドレスマップ / NVM Address map

NVM には、レジスタ同様アクセス制限 (Read 制限、Write 制限) を設定しています。

In NVM, access restriction (Read, Write) is specified.

アクセス制限内容はレジスタと同様で、全てのアドレスを LV3 (Read、Write) としています。

The access restriction is the same as that for registers, and LV3 (Read, Write) is set for all addresses.

NVM に対し Read、Write する為には、Addr.=44h、bit[2:0] を設定する必要があります。

To read data from / write to NVM, setting of bit[2:0] (Addr.=44h) is needed.

本領域のデータの誤り検出の為、チェックサム機能を有しています。

This IC has checksum function to detect incorrect data in this memory region.

チェックサム結果は、Addr.=7Fh に格納し、チェックサム対象は、Addr.=7Fh データを除く全てのデータです。

Checksum result is stored in Addr.=7Fh. The checksum function is applied to all data excluding the data stored in 7Fh.

Reserve は検査用ビットです。工場出荷時の設定から書き換えないでください。

Reserve is the bit for inspection. Do not change the factory-configured setting.

各パラメータの詳細は、レジスタマップ参照。

For details of each parameter, see Register map.

Table 14.1 NVM アドレスマップ / NVM address map

Addr	15-8/ 7-0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
60h	15-8	Reserve	TSTBY[2:0]			Reserve	MODE[2:0]		
		注: MODE[2:0]を下記設定とした場合は、Sleep に遷移します。 Note: If setting of MODE [2: 0] is as follows, the IC will shift to Sleep Mode. 100b (Reset), 110b (BootLoad)							
	7-0	SET_SEQ[1:0]		EN_3RD[1:0]		EN_2ND[1:0]		EN_1ST[1:0]	
61h	15-0	CC_INTSENS_Z[15:0]							
62h	15-0	CC_INTSENS_F[15:0]							
63h	15-0	CC_INTSENS_S[15:0]							
64h	15-0	CC_INTSENS_T[15:0]							
65h	15-0	CC_PHY_ZZ[15:0]							
66h	15-0	CC_PHY_ZF[15:0]							
67h	15-0	CC_PHY_ZS[15:0]							
68h	15-0	CC_PHY_FZ[15:0]							
69h	15-0	CC_PHY_FF[15:0]							
6Ah	15-0	CC_PHY_FS[15:0]							
6Bh	15-0	CC_PHY_SZ[15:0]							
6Ch	15-0	CC_PHY_SF[15:0]							
6Dh	15-0	CC_PHY_SS[15:0]							

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

Addr	15-8/ 7-0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
6Eh	15-0	CC_PHY_TZ[15:0] / CC_EXTSENS_Z[15:0]							
6Fh	15-0	CC_PHY_TF[15:0] / CC_EXTSENS_F[15:0]							
70h	15-0	CC_PHY_TS[15:0] / CC_EXTSENS_S[15:0]							
71h	15-0	CC_EXTSENS_T[15:0]							
72h	15-8	BS_INTSENS_F[3:0]				BS_INTSENS_S[3:0]			
	7-0	BS_INTSENS_T[3:0]				BS_PHY_ZF[3:0]			
73h	15-8	BS_PHY_ZS[3:0]				BS_PHY_FF[3:0]			
	7-0	BS_PHY_FS[3:0]				BS_PHY_F[3:0]			
74h	15-8	BS_PHY_SF[3:0]				BS_PHY_SS[3:0]			
	7-0	BS_PHY_S[3:0]				BS_PHY_TF[3:0] / BS_EXTSENS_F[3:0]			
75h	15-8	BS_PHY_TS[3:0] / BS_EXTSENS_S[3:0]				BS_PHY_T[3:0] / BS_EXTSENS_T[3:0]			
	7-0	BS_EXTSENS_NUMER[3:0]				BS_EXTSENS_DENOM[3:0]			
76h ~ 77h	15-0	Reserve							
78h	15-8	SEL_RAW	SET_STAT	DIS_RES_ WIDTH	DIS_FILT	Reserve			
	7-0	Reserve	I2C Address[6:0]						
79h	15-8	CH0_OSR[1:0]		CH0_AVG[2:0]			CH0_STABLE	CH0_SYM[1:0]	
	7-0	CH1_OSR[1:0]		CH1_AVG[2:0]			CH1_STABLE	CH1_SYM[1:0]	
7Ah	15-8	CH2_OSR[1:0]		CH2_AVG[2:0]			CH2_STABLE	CH2_SYM[1:0]	
	7-0	Reserve		CH1_OFFSET[5:0]					
7Bh	15-8	Reserve				CH2_CON	CH2_CON_VREFN	CH2_TYPE[1:0]	
	7-0	Reserve		SEL_GPO[5:0]					
7Ch	15-8	RES_WAFER[7:0]							
		Result of wafer test							
	7-0	Reserve							
Reserve									
7Dh	15-8	LNO[7:0]							
		LNO[7:0] : LNO[11:0] contains the value that the values of LNO[7:0], LNO[10:8], and LNO[11] are coupled, and represents the lot number (0 to 4095).							
	7-0	LNO[10:8]				WNO[4:0]			
WNO[4:0] : Wafer number (1 to 25)									
7Eh	15-8	LNO[11]	XADDR[6:0]						
		XADDR[6:0] : Wafer X axis							
	7-0	YADDR[7:0]							
YADDR[7:0] : Wafer Y axis									
7Fh	15-0	チェックサム領域 / Check Sum area CRC16CCITT[15:0]							

Addr.=7Ch~7Ehの3アドレス分のデータは、wafer test時に格納したチップトレーサビリティ用の情報ですが、ユーザーが任意データに書き換え可能な領域として使用することも可能です。

Three addresses (7h to 7Eh) contain the data for chip traceability stored after the wafer test. They can be also used as a region that can be overwritten by users.

但し、ユーザーが本アドレスに任意データを書き込む場合は、以下の点にご注意願います。

Note that users must rewrite data to this address with attention to the point below.

弊社がチップ毎の追跡を行う為には、出荷時に書き込まれたデータが必要となりますので、ユーザーが新たなデータを上書きする前に、元のデータを別媒体に保存しておく必要があります。

The data written before shipment is needed when Mitsumi traces data of each chip. Therefore, the original data must be stored in another medium before users rewrite the data.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

15. 使用例 / EXAMPLE OF USE

15-1. 応用回路@容量型センサ / TYPICAL APPLICATION CIRCUIT @ CAPACITANCE SENSOR

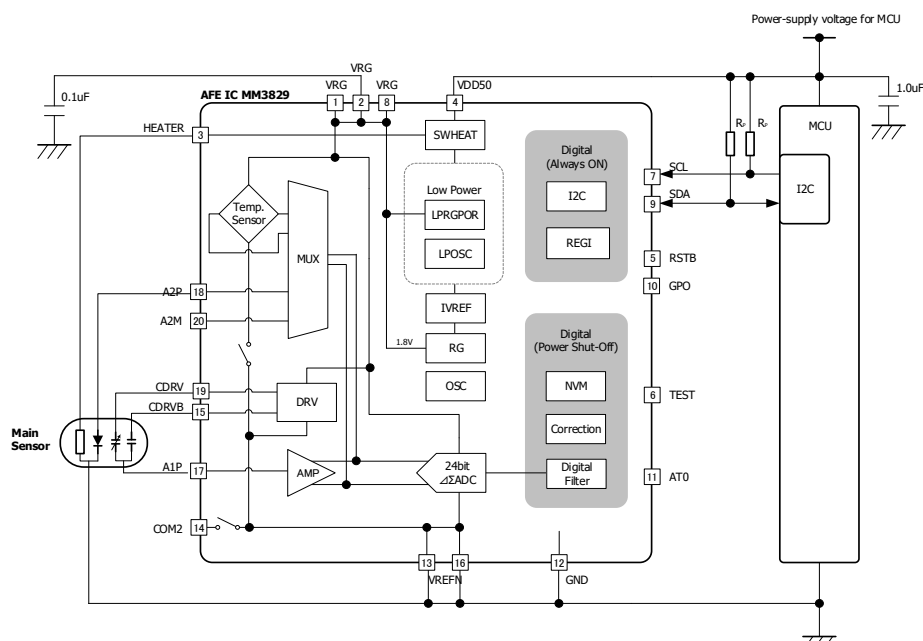


Fig. 15.1 容量型センサ / Capacitance sensor

外付け容量に関する注意事項 / Precautions for external capacitor

- 1) IC 安定動作の為、VDD50、VRG 端子には必ず指定のコンデンサを接続して下さい。
VDD50 and VRG terminals should be connected with specified capacitors so that the IC can be stable.
- 2) VDD50 端子には、公称値=1.0uF、静電容量許容差=±20%以下、温度特性=±22%以下のセラミックコンデンサの使用を推奨します。
For VDD50 terminal, we recommend to use a ceramic capacitor having a nominal value of 1.0 uF, capacitance tolerance of ±20% or less, and temperature characteristics of ±22% or less.
- 3) VRG 端子には、公称値=0.1uF、静電容量許容差=±10%以下、温度特性=±15%以下のセラミックコンデンサの使用を推奨します。また、未接続の場合、IC が破壊する恐れがあります。
For VRG terminal, we recommend to use a ceramic capacitor having a nominal value of 0.1 uF, capacitance tolerance of ±10% or less, and temperature characteristics of ±15% or less. If any capacitor is not connected, this IC may be broken.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

...

15-2. 応用回路@抵抗ブリッジセンサ / TYPICAL APPLICATION CIRCUIT @ Resistance bridge sensor

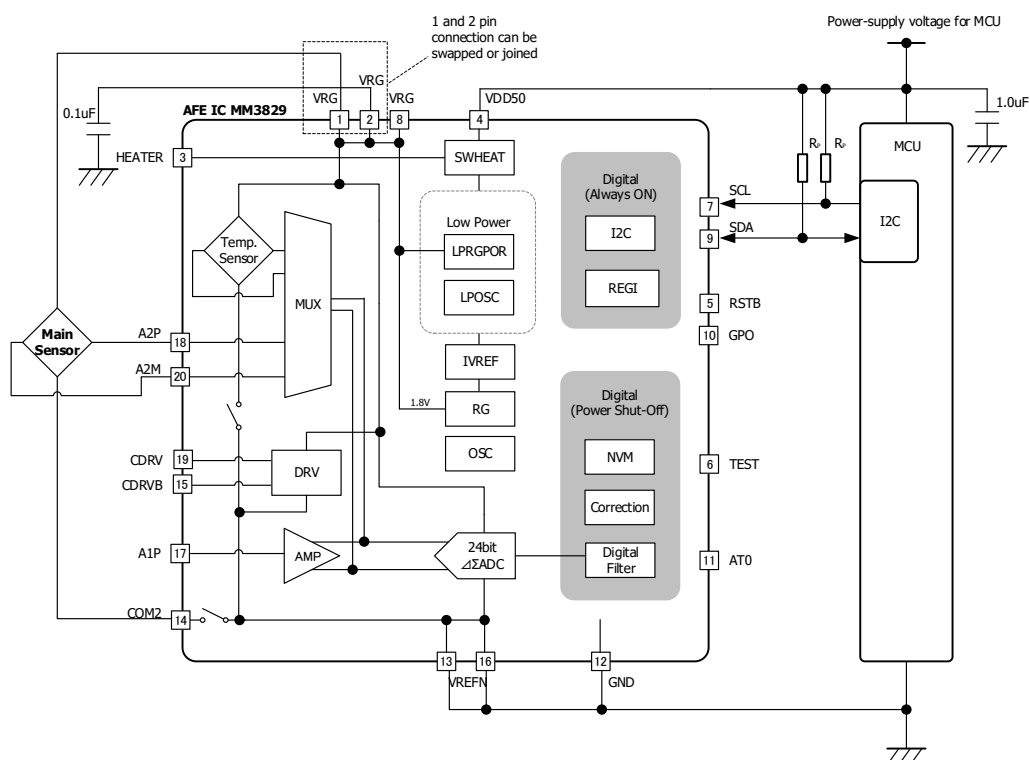


Fig. 15.2 抵抗ブリッジセンサ / Resistance bridge sensor

外付け容量に関する注意事項 / Precautions for external capacitor

- 1) IC 安定動作の為、VDD50、VRG 端子には必ず指定のコンデンサを接続して下さい。
VDD50 and VRG terminals should be connected with specified capacitors so that the IC can be stable.
- 2) VDD50 端子には、公称値=1.0uF、静電容量許容差=±20%以下、温度特性=±22%以下のセラミックコンデンサの使用を推奨します。
For VDD50 terminal, we recommend to use a ceramic capacitor having a nominal value of 1.0 uF, capacitance tolerance of ±20% or less, and temperature characteristics of ±22% or less.
- 3) VRG 端子には、公称値=0.1uF、静電容量許容差=±10%以下、温度特性=±15%以下のセラミックコンデンサの使用を推奨します。また、未接続の場合、IC が破壊する恐れがあります。
For VRG terminal, we recommend to use a ceramic capacitor having a nominal value of 0.1 uF, capacitance tolerance of ±10% or less, and temperature characteristics of ±15% or less. If any capacitor is not connected, this IC may be broken.

MM3829A30XD

MITSUMI ELECTRIC CO., LTD.

付帯事項
NOTES

【安全上の注意事項】
Safety Precautions

- ・ 当社は品質、信頼性の向上に努めていますが、半導体製品は一般に誤動作又は故障する場合があります。本製品をご使用いただく場合は、本製品の誤動作や故障により人命や身体が侵害または財産が損害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いいたします。なお、設計および使用に際しては、本製品に関する最新の情報(製品仕様書、データシート、アプリケーションノートなど)および本製品が使用される機器の取扱説明書、操作説明書などをご確認のうえ、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、本製品単独、およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。当社は適用可否に対する責任は負いません。

Though Mitsumi Electric Co., Ltd. (hereinafter referred to as "Mitsumi") works continually to improve our product's quality and reliability, semiconductor products may generally malfunction or fail. Customers are responsible for complying with safety standards and for providing adequate designs and safeguards for their hardware, software and systems which minimize risk and avoid situations in which a malfunction or failure of this product could cause loss of human life, bodily injury, or damage to property, including data loss or corruption. Before customers use this product, create designs including this product, or incorporate this product into their own applications, customers must also refer to and comply with (a) the latest versions or all of our relevant information, including without limitation, product specifications, data sheets and application notes for this product and (b) the user's manual, handling instructions or all relevant information for any products which is to be used, or combined with this products. Customers are solely responsible for all aspects of their own product design or applications, including but not limited to (a) determining the appropriateness of the use of this product in such design or applications; (b) evaluating and determining the applicability of any information contained in this document, or in charts, diagrams, programs, algorithms, sample application circuits, or any other referenced documents; and (c) validating all operating parameters for such designs and applications. Mitsumi assumes no liability for customers' product design or applications.

- ・ 本製品はコンピュータ・OA機器・通信機器・計測機器・工作機械・産業用ロボット・AV機器・家電等、一般電子機器に使用されることを意図しております。

This product is intended for applying to computers, OA units, communication units, instrumentation units, machine tools, industrial robots, AV units, household electrical appliances, and other general electronic units.

- ・ 輸送機器(自動車・列車等)の制御と安全性に係わるユニット・交通信号機器・防災/防犯装置等にご使用をお考えの際は、事前に当社販売窓口までご連絡いただきますようお願いいたします。

If you have any intentions to apply this product to the units related to the control and safety of transportation units (vehicles, trains, etc.), traffic signaling units, disaster-preventive & burglar-proof units, or the like, contact our sales representatives in advance.

- ・ 航空宇宙機器・海底中継機器・原子力制御機器・人命に係わる医療機器等にはご使用にならないでください。

Don't apply this product to any aeronautical & space systems, submarine repeaters, nuclear power controllers, medical units involving the human life, or the like.

- ・ 上記に該当しない場合でも、ご使用の用途、目的及び使用環境やリスク、またこれらに対応した設計、検査仕様などについて、特段の注意を要する事柄がある場合には事前にご提示くださいますようお願いいたします。

Before using this product, even when it is not used for the usage written above, notify and present us beforehand if special care and attention are needed for its application, intended purpose, environment of usage, risk, and the design or inspection specification corresponding to them.

- ・ お客様の損害が本製品の不良によるものと客観的に認められた場合は当社の責任とし、当社が負う責任および費用の負担は、本製品単体の納入金額に限定されるものといたします。

If any damage to our customer is objectively identified to be caused by the defect of this product, Mitsumi is responsible for it. In this case, Mitsumi is liable for the cost limited to the delivery price of this product.

【応用回路、外付け回路、ご使用上の注意事項】

Application considerations during actual circuit design

- ・ 本仕様書に記載されている動作概要は、集積回路の標準的な動作や使い方を説明するためのものです。従って、実際に本製品を使用される場合には、外部諸条件を考慮のうえ回路・実装設計をしてください。

The outline of parameters described herein has been chosen as an explanation of the standard parameters and performance of the product. When you actually plan to use the product, please ensure that the outside conditions are reflected in the actual circuit and assembling designs.

- ・ ご使用にあたってはご使用製品に実装、組込みされた状態で、ご評価および確認をお願いいたします。
Before using this product, please evaluate and confirm the actual application with this product mounted and embedded.

- ・ 製品に過渡的な負荷が印加される場合や外来ノイズの影響等につきましてはご使用製品に実装組込みされた状態で、ご評価および確認をお願いいたします。

To investigate the influence by applied transient load or external noise, It is necessary to evaluate and confirm them with mounting this product to the actual application.

- ・ ご使用上、いかなる場合においても最大定格を超えて使用しますと、製品の破壊や寿命に影響する事がありますので、必ず最大定格以内でご使用ください。

Any usage above the maximum rating may destroy this product or shorten the lifetime. Be sure to use this product under the maximum rating.

- ・ 本製品の使用条件(使用温度/電流/電圧等)が絶対最大定格/動作範囲内での使用においても、高負荷(高温および大電流/高電圧印加、多大な温度変化等)で連続して使用される場合は、信頼性が著しく低下するおそれがあります。当社の個別信頼性資料(信頼性試験レポート、推定故障率等)をご確認のうえ、使用温度や設計寿命に応じ、許容損失や使用電圧を考慮し、適切な信頼性設計をお願いいたします。実際のご使用の際には周囲温度、入力電圧、出力電流等のパラメータを考慮の上、最大許容損失から適切なデレーティング(一般的には最大値の80%以下)をした数値でのご使用を推奨いたします。

If you continue to use this product highly-loaded (applying high temperature, large current or high voltage; or variation of temperature) even under the absolute maximum rating and even in the operating range, the reliability of this product may decrease significantly. Please design appropriate reliability in consideration of power dissipation and voltage corresponding to the temperature and designed lifetime after confirming our individual reliability documents (such as reliability test report or estimated failure rate). It is recommended that, before using this product, you appropriately derate the maximum power dissipation (typically, 80% or less of the maximum value) considering parameters including ambient temperature, input voltage, and output current.

【輸出関連法規についての注意事項】

Precautions for Foreign Exchange and Foreign Trade Control Act

- ・ 本書に記載の製品及び技術のうち「外国為替及び外国貿易法」に基づき安全保障貿易管理関連貨物・技術に該当するものを輸出する場合、又は国外に持ち出す場合は日本国政府の許可が必要です。

If you export or take products and technologies in this document which are subject to security trade control based on the Foreign Exchange and Foreign Trade Act to overseas from Japan, permission of the Japanese government is required.

【産業財産権についての注意事項】

Prohibitions for Industrial Property Rights

- ・ 本資料は当社の著作権、ノウハウに係わる内容も含まれておりますので、本製品の使用目的以外には用いないようお願い申し上げます。

Since this document contains the contents related to our copyright and know-how, you are requested not to use this document for any purpose other than the application of this product.

- ・ この製品を使用した事により、第三者の産業財産権に係わる問題が発生した場合、当社製品の製造・製法に直接係わるもの以外につきましては、当社はその責を負いませんのでご了承ください。

If a use of this product causes a dispute related to the industrial property rights of a third party, Mitsumi has no liability for any disputes except those which arise directly from the manufacturing and manufacturing method of our products.

【製造物責任法(PL法)についての注意事項】

Precautions for Product Liability Act

- ・ 本製品の誤った使用又は不適切な使用等に起因する本製品の具体的な運用結果につきましては、当社は責任を負いかねますのでご了承ください。

No responsibility is assumed by us for any consequence resulting from any wrong or improper use or operation, etc. of this product.

【その他の注意事項】

Others

- ・ 本仕様書に記載された内容を、当社に無断で転載又は複製することはご遠慮ください。
Any part of the contents contained herein must not be reprinted or reproduced without our prior permission.
- ・ 本仕様書の記載内容に疑義が生じた場合は双方で協議のうえ速やかに解決にあたるものいたします。
In case of any question arises out of the description in this specification, it shall be settled by the consultation between both parties promptly.
- ・ 製品の納入形態がウエファ状態の場合、当社としての保証対象はウエファ状態までとなります。
組み立て以降で発生したいかなる不具合についても、当社は責任を負いかねますのでご了承ください。
Mitsumi assures only the products in wafer if they are delivered in wafer. Please note that we are not responsible for the defect which occurs during or after assembly process.

取り扱い上の注意

ATTENTION

- ・ 本製品は一般電子機器に標準的な用途で使用されることを意図して設計・製造されており、下記のような特殊環境での使用を配慮した設計はなされていません。従いまして、下記環境でのご使用及び保管は本製品の性能に影響を与える恐れがありますので、お客様におかれましては十分に性能、信頼性等をご確認のうえご使用ください。

静電気や電磁波の強い環境

高温及び高湿環境、結露する環境

This product is designed and manufactured with the intention of normal use in general electronics. No special circumstance as described below is considered for the use of it when it is designed. With this reason, any use and storage under the circumstances below may affect the performance of this product. Prior confirmation of performance and reliability is requested to customers.

Environment with strong static electricity or electromagnetic wave

Environment with high temperature or high humidity where dew condensation may occur

- ・ 本製品は、耐放射線設計をしておりません。放射線のストレスを受ける環境でのご使用は避けてください。
This product is not designed to withstand radioactivity, and must avoid using in a radioactive environment.
- ・ 本仕様書は和文と英文で作成されておりますが、英文での内容に疑義が生じた場合は和文を優先するものいたします。
This specification is written in Japanese and English. The English text is faithfully translated into the Japanese. However, if any question arises, Japanese text shall prevail.

追加 付帯事項

ADDITIONAL NOTES

- ・ 本ウエファを組立する際、ワイヤーボンディングはAuワイヤーを推奨致します。
Cuワイヤーでのワイヤーボンディングは保証対象外です。

It is recommended to use Au wires for wire bonding to assemble this wafer.
Wire bonding using Cu wires are not guaranteed.

また、実際の組立にあたってはワイヤーボンディング条件の安全マージンを十分にご評価の上、
生産頂けますようお願い致します。

Before production, you should fully evaluate safety margins of wire bonding conditions in the
actual assembly.

8677 台番証	ウェハ梱包仕様書 (海外8inchウェハ販売向け)	承認 APPROVED BY	Jun. 25 . 2014 片山 <i>K. Katayama</i>
		検証 CHECKED BY	Jun. 25 . 2014 小路 <i>S. SHOJI</i>
	WAFER PACKING SPECIFICATIONS	作成 ISSUED BY	Jun. 25 . 2014 梅川 <i>Y. Umekawa</i>
		制定/ISSUED ON	Jun . 25. 2014

1. 適用範囲 / SCOPE

海外ウェハ販売向けの梱包方法に適用する。
Applied to a 8inch wafer packing to transport a wafer sale product to the destination.

2. 内装梱包仕様 / INNER BOX PACKING SPECIFICATION

2-1. ウェハ内装梱包 / Wafer Inner Packing

ウェハ内装梱包は、ウェハ流通専用の梱包箱で図の様なウェハ収納梱包とする。
The wafer inner packing use an exclusive box, it is shown the following detail.

△2

緩衝材
(Cushion)

BG

Surface

フタ材
(Packing lid)

ウェハ 表面下向き
(Wafer)

スペーサー
(Space)

シャーレケース
(Packing Box)

△2

Wafer #13
Wafer #12
Wafer #11

↓

Wafer #03
Wafer #02
Wafer #01

使用材料 / Materials

①ウェハ梱包箱;ポリ塩化ビニール
Wafer Packing Box ; polyvinyl chloride

②緩衝材;非帯電ウレタンフォーム
Cushion ; Non-electrification urethane foam.

③スペーサー;クリンペーパー
Space ; Clean paper

△2

2-2.ウェハ収納枚数 / Maximum Packing Quantity

1～13枚とする。 / 1～13 wafers/box

3. 出庫票 / SHIPPING LABEL

3-1. 出庫票の添付 / Attached shipping label

ウェハ出庫票は、ウェハ梱包箱の蓋に貼り付ける。
Wafer shipping label is attached on the packing lid.

来 歴	△1 2014.07.28	P4 6-2項 誤記訂正 / 特性改善課 梅川	記号	部門コード 59	整理番号 7498
	△2 2019.03.28	収納枚数訂正、英文併記、他誤記訂正 特性改善課/及川			
	△3 2020.06.08	P4のみ 和文にない不要な英文削除 特性改善課/及川			

△1
△2

MITSUMI ELECTRIC CO., LTD.

3-2. Wafer出庫票の表示 / CONTENTS OF WAFER SHIPPING LABEL.

作成日 **/**/**	Wafer出庫票			(0020)		
伝票No *****	⑥ **** A ***	**** J ***	**** S ***			
作 番 ***** ** R番 ****	**** B ***					
① 製品名 *****	**** C ***					
② チップ名 ** *****						
③ ロットNO ****-****						
ケースNO *** 厚み ***UM			**** Y ***			
④ 小計数量 **,***ケ **枚						
⑤ 合計数量 **,***ケ **枚						
出荷先 * * * * *	**** I ***	**** R ***				

⑦

- ①製品名
Model Name
- ②チップ名; ウェハNOープロセスランク名
Chip number ; wafer number-process rank
- ③ロットNO; 複数ロットの場合は複数のロット名
Lot number ; all entry
- ④小計数量; 出荷数量とウェハ枚数
Subtotal quantity ; Shipping quantity and wafer quantity
- ⑤合計数量; 対象出荷数量の合計数とウェハ枚数
Total quantity ; shipping quantity and wafer quantity in all
- ⑥出荷ウェハロットNOと対象ウェハIDと良品数量および歩留まり
Wafer lot number , Wafer ID code, chip quantity and yield.
- ⑦出荷梱包判定者サイン
Outgoing inspection stamp or signature

※ 納入数は発注数を満足する数量を最小枚数ウェハで納入するものとする。
Amount which satisfies quantity of orders is delivered with minimum quantity of sheets wafer.

4. 最終梱包形態 / FINAL PACKING CONDITIONS

ウェハを梱包箱に入れたら、箱の本体と蓋をモビロンバンドで止め、蓋の上にWafer出庫票を貼り付け、梱包箱をビニールにて真空パック梱包状態にする。
After pack in wafers to packing box , and secure the packing lid and the box with mobilon band. Shipping label is attached on the packing lid, packing box is formed a vacuum by vinyl.

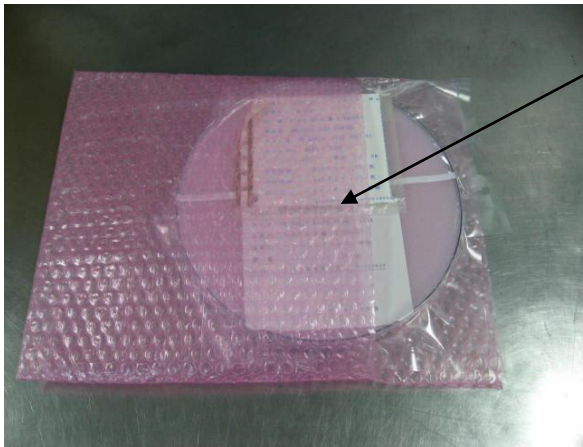


整理番号

7498

△ 5. 外装箱梱包仕様

OUTER BOX PACKING SPECIFICATION



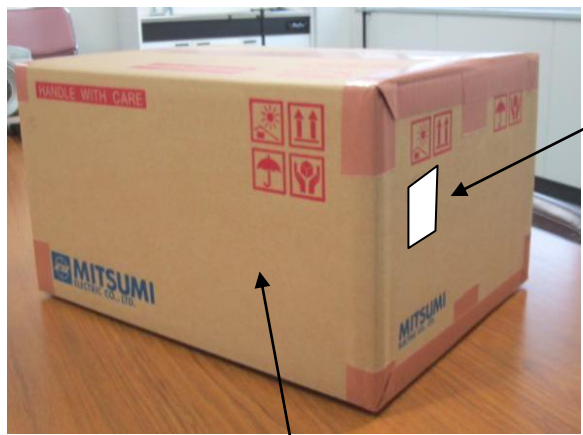
エアーキャップ袋
(Air Pack)



緩衝材
(CUSHION)

現品票 (Packing Slip)

MITSUMI ELECTRIC CO., LTD.	
現品票 PACKING SLIP	
納入先 MESSRS	
品番 PART NO.	
品名 DESCRIPTION	
住番 P/O NO.	
特記 NOTE	
TOTAL QTY/BOXES	QTY BOX
荷姿 QTY	箱 個入
CARTON	個口 / 番
DATE	
ロット番号 LOT NO.	
R 番 SPEC. R.	



外装箱
(Outer Box)

整理番号

7498

△
△

6. 保管(EIAJ EDR-4701B) / STORAGE (EIAJ EDR-4701B)

保管環境は以下の条件で保管してください。 / Keep following conditions on Strage.

6-1. 保管環境 / STORAGE CONDITIONS

温度: 15~35°C

Temperature: 15~35°C

湿度: 45~75%

Humidity: 45~75%

薬品など揮発性物質の影響を受けない場所

This product must preserve in depository where do not suffer from volatile chemicals and so on.

6-2. 保管期限 / STORAGE DEADLINE

①ウエハ梱包箱を開封していない場合: 3ヶ月

In the case of unopened wafer packing box: 3 months

②開封後、乾燥窒素(-30°C露点以下)又はドライエア中に保管する場合は20日以内とする。

This product can preserve within 20 days in condition of dry Nitrogen (dew point is less than -30°C) or dry air after opened.

③ウエハ梱包箱から取り出した後、チップの組み立て作業を行うまでの期限は5日以内とする。

The time limit of chip assembly is permitted within 5 days after wafer take out from wafer packing box.

上記保管条件を満足しない本製品が、品質上問題を生じても、ミツミ電機(株)はその責任を

① 負わないものとする。

③ No responsibility is assumed by MITSUMI ELECTRIC CO.,LTD when it use from above unsatisfactory condition and then it happen quality problem.

整理番号

7498

